



日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
in this Office.

出願年月日

Date of Application:

2001年 3月13日

願番号

Application Number:

特願2001-071080

願人

Applicant(s):

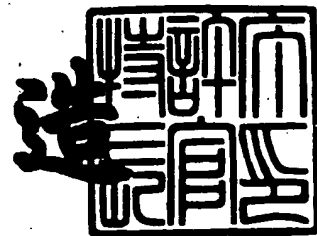
シャープ株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 4月 6日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2001-3028062

【書類名】 特許願

【整理番号】 00J05231

【提出日】 平成13年 3月13日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G02F 1/133 550  
G09G 3/20  
G09G 3/36

【発明の名称】 画像表示装置の駆動方法および画像表示装置の駆動装置

【請求項の数】 17

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 山本 智彦

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 田中 恵一

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 市岡 秀樹

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 藤原 晃史

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 井上 尚人

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 永田 尚志

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 野口 登

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 吉村 洋二

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【先の出願に基づく優先権主張】

【出願番号】 特願2000-108542

【出願日】 平成12年 4月10日

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】            要約書    1

【包括委任状番号】    9003082

【プルーフの要否】    要

【書類名】 明細書

【発明の名称】 画像表示装置の駆動方法および画像表示装置の駆動装置

【特許請求の範囲】

【請求項 1】

基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、表示画像に応じたデータ信号を上記画素電極に印加する複数の信号線と、上記各画素電極に共通の電位を印加する共通電極とを有し、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御する画像表示装置の駆動方法において、

画素電極に書き込まれる電圧が、信号線に供給される電圧に満たないことを特徴とする画像表示装置の駆動方法。

【請求項 2】

画素電極に書き込まれる電圧の最大値の該信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なることを特徴とする請求項 1 記載の画像表示装置の駆動方法。

【請求項 3】

同一階調表示時に、該画素電極に書き込まれる電圧の極性によって、該画素スイッチング素子の導通期間における該信号線へ供給される電圧のパルス幅が異なることを特徴とする請求項 1 記載の画像表示装置の駆動方法。

【請求項 4】

画素電極に書き込まれる電圧の極性ごとに、該走査線一本あたりに割り当てられる時間が異なることを特徴とする請求項 1 記載の画像表示装置の駆動方法。

【請求項 5】

上記すべての画素に共通の電位を印加する共通電極と、上記画素スイッチング素子を駆動する複数の走査線とを有する上記画像表示装置に対し、上記共通電極と画素電極の電位差に応じて液晶を変位させて表示を行い、信号線に供給される電圧の振幅が、共通電極に供給される電圧の振幅と同じであることを特徴とする請求項 1 記載の画像表示装置の駆動方法。

【請求項 6】

画素電極に書き込まれる電圧の振幅の最大値が、信号線に供給される電圧の振幅の 8 0 % 以上 9 8 % 以下であることを特徴とする請求項 1 記載の画像表示装置の駆動方法。

【請求項 7】

走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、

信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転していることを特徴とする画像表示装置の駆動方法。

【請求項 8】

走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、

信号線と共通電極との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転していることを特徴とする画像表示装置の駆動方法。

【請求項 9】

共通電極の波形の位相は、走査線の波形の位相に対して、一定の位相差を有していることを特徴とする請求項 8 記載の画像表示装置の駆動方法。

【請求項 1 0】

1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最大になっていることを特徴とする請求項 7 または 8 記載の画像表示装置の駆動方法。

【請求項 1 1】

1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最小になっていることを特徴とする請求項 7 または 8 記載の画像表示装置の駆動方法。

【請求項 1 2】

信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、

正極性の書き込みと負極性の書き込みとで走査線の振幅を変えることを特徴とする画像表示装置の駆動方法。

【請求項 1 3】

走査線に供給される電圧の振幅の差が共通電極に供給される電圧の振幅と同一であることを特徴とする請求項 1 2 記載の画像表示装置の駆動方法。

【請求項 1 4】

信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、

1 つの画素に書き込む時間の前半から後半にかけて、信号線から画素への信号印加をオンオフするトランジスタの抵抗が時系列的に高くなることを特徴とする画像表示装置の駆動方法。

【請求項 1 5】

上記トランジスタの抵抗の変動を、ゲート電圧の変動で行うことを特徴とする請求項 1 4 記載の画像表示装置の駆動方法。

【請求項 1 6】

基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、表示画像に応じたデータ信号を上記画素電極に印加する複数の信号線と、上記各画素電極に共通の電位を印加する共通電極とを有し、

走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動装置において、

1 水平期間ごとに極性反転する電圧波形の位相を、走査線の電圧波形の位相から、表示画像の階調データに応じてずらした信号を、信号線に供給する信号線駆動部を備えたことを特徴とする画像表示装置の駆動装置。

【請求項 1 7】

基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、表示画像に応じたデータ信号を上記画素電極に印加する複数の信号線と、上記各画素電極に共通の電位を印加する共通電極とを有し、

走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧

を画素に印加し、信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動装置において、

1 水平期間ごとに極性反転する電圧波形の位相を、共通電極の電圧波形の位相から、表示画像の階調データに応じてずらした信号を、信号線に供給する信号線駆動部を備えたことを特徴とする画像表示装置の駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画素スイッチング素子の導通期間における信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御して画像を表示する画像表示装置の駆動方法および画像表示装置の駆動装置に関するものである。

【0002】

【従来の技術】

従来から、画素スイッチング素子（以下、スイッチング素子と略称する）に薄膜トランジスタ（TFT）を用いた液晶表示装置（TFT-LCD）のように、アクティブマトリクス型液晶表示装置等の画像表示装置が広く用いられており、近年では、携帯用情報端末および携帯電話等にも液晶表示装置（LCD）が用いられている。

【0003】

アクティブマトリクス型液晶表示装置においては、図 5 1 に示すように、画像データに応じた電圧の信号を信号線に供給し、それぞれ薄膜トランジスタに代表されるスイッチング素子により選択された画素にこの電圧を供給する電圧変調駆動方法を用いて表示を行っている。この際、スイッチング素子は信号線の電圧を十分に画素電極に書き込めるだけの能力を持つように、すなわち充電率が 100 % 近くなるように（一般的には 99 % 以上となるように）設計されている。この方法では、所望の電圧を外部回路によって生成しているため、階調電圧生成部での電力消費が発生する。

【0004】

携帯情報端末や携帯電話等のように低消費電力化を求められる表示装置におい



ては、このロスが無視できない値である。そのため、階調電圧生成部を形成せずに、外部から与えられた基準電圧のみを信号線に供給し、図 5 2 に示すように、スイッチング素子の導通期間に応じて充電率を制御して階調表示を行う方法が考えられている。すなわち、消費電力を下げる駆動方法として、特開昭 5 5 - 1 4 0 8 8 9 号公報や特開平 3 - 6 2 0 9 4 号公報で示される、2 値のパルス幅変調駆動方法がある。この駆動方法は、実際、スイッチング素子として 2 端子素子である MIM 素子（金属・絶縁膜・金属積層素子）を用いた液晶表示装置（MIM-LCD）などで使用されている。例えば、特開平 1 1 - 3 2 6 8 7 0 号公報には、MIM 素子をスイッチング素子として採用した携帯情報端末用液晶表示装置が開示されている。このパルス幅変調駆動方法では、信号線は 2 値出力であるため、階調を作る部分での電力消費が無く、信号線の 1 出力あたりにバッファを設ける必要がないので、そこでの定常電流消費が無い。そのため、電圧変調駆動方法よりも消費電力が小さくなる利点がある。

## 【 0 0 0 5 】

## 【発明が解決しようとする課題】

しかしながら、上記従来のパルス幅変調駆動では、以下に述べるように、消費電力の増加を抑えながら、良好な多階調表示を実現することが困難であるという問題点がある。

## 【 0 0 0 6 】

すなわち、まず、上記特開平 1 1 - 3 2 6 8 7 0 号公報にも記載されているとおり、1 H 期間（水平期間）中においてのスイッチング素子が導通期間をとる時間的割合はそれぞれの階調に対して均等に割り当てればよいというわけではない。このことを示すために、静電容量の変化を示す図 5 3 および図 5 4 を用いて説明する。ここで、図 5 3 は画素に対して 0 V から 5 V まで充電される状態を示したものであり、図 5 4 は 0 V から - 5 V まで充電される状態を示したものである。

## 【 0 0 0 7 】

スイッチング素子は、チャネルの幅および長さが  $14\ \mu\text{m}$  および  $5\ \mu\text{m}$  の薄膜トランジスタであり、画素容量は  $0.5\ \text{pF}$ 、ゲート電圧は  $10\ \text{V}$  である。容量

素子と抵抗素子とから構成される遅延回路の一般式からも類推できるように、充電時間に対して電圧は指数関数的に変化する。したがって、画素電極の電圧変化ははじめのうちは急激であるが、信号線の電圧に近づくにつれて微少（緩慢）になる。液晶表示装置の中間調表示に相当する 2 V 近辺では、 $0.5 \text{ V} / \mu \text{ s}$  程度の傾きであり、64 階調表示を行えるような仕様をとるとすればパルス幅は 60 ns 程度で制御しなければならなくなる。これは、配線における信号遅延やスイッチング素子の特性ばらつきを考えるとほとんど不可能な値であり、仮に信号線での遅延が  $0.6 \mu \text{ s}$  であったとすると、信号線の入力側と非入力側の傾斜だけでも 10 階調分の違いがでてしまうことになる。一方、黒表示に必要な最大充電の近辺では充電時間に対する電圧変化が微少であるため、1 階調分のパルス幅の割り振りは最大で約  $12 \mu \text{ s}$  となり、アンバランスが生じている。

## 【0008】

もし、上記の制御を可能にしようとするれば、所望の短いパルス幅の信号を信号線ドライバの中で生成するのに用いる基準クロックとして、周波数が非常に高いものを用いる必要があるため、その分、消費電力が増加してしまう。

## 【0009】

また、一般に、パルス幅変調駆動方法では、信号線の出力を 2 値にすることで、階調を作る部分とバッファ部分での電力消費が無くなっても、階調の出し方によっては信号線の周波数が上がってしまい（図 5 2）、消費電力は周波数に比例するので、全体としての低消費電力の効果が小さくなってしまう。

## 【0010】

本発明は、上記問題点に鑑みなされたものであり、その目的は、パルス幅変調駆動を行う画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる画像表示装置の駆動方法を提供することにある。

## 【0011】

## 【課題を解決するための手段】

上記の課題を解決するため、本発明の画像表示装置の駆動方法は、基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、表示画像に応じたデータ信号を上記画素電極に印加する複数の信号線と、

上記各画素電極に共通の電位を印加する共通電極とを有し、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御する画像表示装置の駆動方法において、画素電極に書き込まれる電圧が信号線に供給される電圧に満たないことを特徴としている。

## 【 0 0 1 2 】

上記の構成により、信号線に供給される電圧に満たない電圧が、画素電極に書き込まれる。例えば、上記構成において、画素電極に書き込まれる電圧の振幅の最大値が、信号線に供給される電圧の振幅の 8 0 % 以上 9 8 % 以下であるように構成することができる。これは、図 5 3 を例にとると、充電時間 0  $\mu$  s から、1 2  $\mu$  s ( 8 0 % 相当 ) ないし 3 0  $\mu$  s ( 9 8 % 相当 ) までの領域に示される充電曲線を利用することを示している。

## 【 0 0 1 3 】

したがって、階調レベルが高いときでも、要求されるパルスの間隔が小さくなりすぎることを緩和することができる。その結果、温度等の外的要因もしくはドライバや配線における信号遅延等による階調レベルの変化を防止することができる。また、所望のパルス幅の信号を信号線ドライバの中で生成するのに要する基準クロックの周波数も、低いものを用いることができるため、消費電力の増加を抑えることができる。

## 【 0 0 1 4 】

それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

## 【 0 0 1 5 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、画素電極に書き込まれる電圧の最大値の該信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なることを特徴としている。

## 【 0 0 1 6 】

一般に、画素スイッチング素子としてトランジスタを使用した場合に、書き込み電圧の極性によって、充電速度等の充電特性が異なる。図 5 3 の場合は画素の書き込みが進むにつれ相対的にゲート電圧が低くなるように作用するが、図 5 4

の場合は、画素電位がゲートの電位に対して差が大きくなる方向に充電されていくため、画素の書き込みが進むにつれてトランジスタのオン抵抗がどんどん小さくなり、より急速に充電されることになる。

## 【 0 0 1 7 】

これに対し、上記の構成によれば、画素電極に書き込まれる電圧の最大値の該信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なる。

## 【 0 0 1 8 】

したがって、画素スイッチング素子としてトランジスタを使用した場合に、書き込み電圧の極性による充電特性の緩急の違いに応じて上記到達率を変化させることで、いずれの極性においても、所望の充電電圧を得ることができる。それゆえ、上記の構成による効果に加えて、書き込み電圧の極性による画素スイッチング素子の充電特性の違いにかかわらず、所望の充電電圧を得ることができる。

## 【 0 0 1 9 】

さらに、一般にアクティブマトリクス型液晶表示装置では表示階調によって液晶層部分の容量が異なることにより最適対向電圧が変化するが、このような場合でも、表示階調による最適対向電圧の違いにかかわらず、所望の充電電圧を得ることができる。

## 【 0 0 2 0 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、同一階調表示時に、該画素電極に書き込まれる電圧の極性によって、該画素スイッチング素子の導通期間における該信号線へ供給される電圧のパルス幅が異なることを特徴としている。

## 【 0 0 2 1 】

一般に、画素スイッチング素子としてトランジスタを使用した場合に、書き込み電圧の極性によって充電速度等の充電特性が異なる。

## 【 0 0 2 2 】

これに対し、上記の構成によれば、同一階調表示時に、該画素電極に書き込まれる電圧の極性によって、該画素スイッチング素子の導通期間における該信号線

へ供給される電圧のパルス幅が異なる。したがって、画素スイッチング素子としてトランジスタを使用した場合に、書き込み電圧の極性による充電特性の緩急の違いに応じて上記パルス幅を変化させることで、いずれの極性においても、所望の充電電圧を得ることができる。それゆえ、上記の構成による効果に加えて、書き込み電圧の極性による画素スイッチング素子の充電特性の違いにかかわらず、所望の充電電圧を得ることができる。

## 【 0 0 2 3 】

さらに、一般にアクティブマトリクス型液晶表示装置では表示階調によって液晶層部分の容量が異なることにより最適対向電圧が変化するが、このような場合でも、表示階調による最適対向電圧の違いにかかわらず、所望の充電電圧を得ることができる。

## 【 0 0 2 4 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、画素電極に書き込まれる電圧の極性ごとに、該走査線一本あたりに割り当てられる時間が異なることを特徴としている。

## 【 0 0 2 5 】

一般に、画素スイッチング素子としてトランジスタを使用した場合に、書き込み電圧の極性によって充電速度等の充電特性が異なる。

## 【 0 0 2 6 】

これに対し、上記の構成によれば、画素電極に書き込まれる電圧の極性ごとに、該走査線一本あたりに割り当てられる時間が異なる。したがって、画素スイッチング素子としてトランジスタを使用した場合に、書き込み電圧の極性による充電特性の緩急の違いに応じて上記走査線一本あたりに割り当てられる時間を変化させることで、いずれの極性においても、所望の充電電圧を得ることができる。それゆえ、上記の構成による効果に加えて、書き込み電圧の極性による画素スイッチング素子の充電特性の違いにかかわらず、所望の充電電圧を得ることができる。

## 【 0 0 2 7 】

また、一般にアクティブマトリクス型液晶表示装置では表示階調によって液晶

層部分の容量が異なることにより最適対向電圧が変化するが、このような場合でも、表示階調による最適対向電圧の違いにかかわらず、所望の充電電圧を得ることができる。

## 【 0 0 2 8 】

さらに、画像表示装置の動作の周波数によって決定される限られた期間の中で、プラス書き込み時とマイナス書き込み時とのそれぞれに最適な長さの期間を割り当てることができる。その結果、階調レベルが高いときでも、要求されるパルスの間隔が小さくなりすぎることを緩和することがさらに容易になる。そのため、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加をより抑えながら、より良好な多階調表示を実現することができる。

## 【 0 0 2 9 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、上記すべての画素に共通の電位を印加する共通電極と、上記画素スイッチング素子を駆動する複数の走査線とを有する上記画像表示装置に対し、上記共通電極と画素電極の電位差に応じて液晶を変位させて表示を行い、信号線に供給される電圧の振幅が、共通電極に供給される電圧の振幅と同じであることを特徴としている。

## 【 0 0 3 0 】

上記の構成により、信号線に供給される電圧の振幅は、共通電極に供給される電圧の振幅と同じである。

## 【 0 0 3 1 】

従来は、たとえ信号線と対向電極（共通電極）の振幅が同じであっても、表示階調によって液晶層部分の容量が異なることによって、最適対向電圧が変化するというアクティブマトリクス型液晶表示装置の一般的な問題により、DC（直流）レベルが異なるため同一の電源回路からの供給ができない。

## 【 0 0 3 2 】

これに対し、上記本発明の構成によれば、画素電極に書き込まれる電圧は信号線に供給される電圧に満たないようにしている。したがって、黒表示すなわち最も画素電位を高く充電される状態においても、表示階調によって最適対向電圧が変化しても、それを見込んだ充電率に設定すればよく、同一の電源回路から電圧

供給しても支障がなくなる。それゆえ、上記の構成による効果に加えて、信号線ドライバへの電源供給回路として、対向電極への電源供給回路と同一のものを利用することができるため、電圧作成にかかるロスが少なくてすむ。

## 【 0 0 3 3 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、画素電極に書き込まれる電圧の振幅の最大値が、信号線に供給される電圧の振幅の 8 0 % 以上 9 8 % 以下であることを特徴としている。

## 【 0 0 3 4 】

上記の構成により、画素電極に書き込まれる電圧の振幅の最大値が、信号線に供給される電圧の振幅の 8 0 % 以上 9 8 % 以下である。したがって、充電時間の伸びに対する画素電圧の増加がほとんどなく、画素電圧の増加に対する液晶の透過率の増加も大きくない非常に効率の悪い領域を削ることができる。それゆえ、上記の構成による効果に加えて、充電特性の線形性を向上させることができる。

## 【 0 0 3 5 】

また、本発明の画像表示装置の駆動方法は、走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が 2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転していることを特徴としている。例えば、上記画像表示装置として、T F T - L C D、すなわち T F T（薄膜トランジスタ）方式の液晶表示装置が挙げられる。なお、共通電極（対向電極）の電位は直流でも交流（2 値）でもよい。

## 【 0 0 3 6 】

一般に、パルス幅変調駆動方法では、信号線の出力を 2 値にすることで、階調を作る部分とバッファ部分での電力消費が無くなっても、階調の出し方によっては信号線の周波数が上がってしまい（図 5 2）、消費電力は周波数に比例するので、全体としての低消費電力の効果が小さくなってしまう。

## 【 0 0 3 7 】

これに対し、上記本発明の構成によれば、信号線と走査線との波形の位相をず

らすことで階調を表示し、かつ、信号線方向の画素の極性が1つおきに反転している。したがって、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

## 【 0 0 3 8 】

上述の特開平3-62094号公報では、アクティブマトリクス型液晶表示装置のパルス幅変調駆動の技術を開示している。このパルス幅変調駆動は、走査信号の活性化の期間と一致した活性化の期間を有するパルス幅のデータ信号を生成すること、または、走査信号の不活性化の期間と一致した不活性化の期間を有するパルス幅のデータ信号を生成することとしている。この方法では、1水平期間に走査信号の立ち上がりか立ち下がりに1回、そして、階調を定める時間に1回の計2回、信号線の極性反転があることになる。これに対し、上記本発明では、TFT-LCD等の画像表示装置について、信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が1つおきに反転しているので、信号線信号（ソース信号）の周波数を上げることなく消費電力増加を抑えることができる。信号線方向の画素の極性が1つおきに反転している駆動としては、1水平期間反転駆動やドット反転駆動を採用することができる。

## 【 0 0 3 9 】

また、本発明の画像表示装置の駆動方法は、走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、信号線と共通電極との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が1つおきに反転していることを特徴としている。

## 【 0 0 4 0 】

上記の構成により、信号線と共通電極との波形の位相をずらすことで階調を表



示し、かつ、信号線方向の画素の極性が1つおきに反転している。したがって、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

【 0 0 4 1 】

このような構成は、走査信号が1水平期間周期で一定のパルス信号である場合、および、走査信号が1水平期間周期で一定のパルス信号ではない場合のいずれの場合にも適用可能である。

【 0 0 4 2 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、共通電極の波形（駆動波形）の位相は、走査線の波形（駆動波形）の位相に対して、一定の位相差を有していることを特徴としている。

【 0 0 4 3 】

上記の構成により、共通電極の波形の位相は、走査線の波形の位相に対して、一定の位相差を有している。したがって、階調を表示する上で信号線の波形の位相をずらす対象として、走査線と共通電極との波形のうちから選ぶことができる。それゆえ、上記の構成による効果に加えて、より柔軟に回路を設計することができる。

【 0 0 4 4 】

上記一定の位相差として、例えば、0、すなわち、共通電極の波形の位相を走査線の波形の位相に厳密に一致させた構成とすることができる。また、走査信号の遅延を考慮して、共通電極の波形の位相を、走査線の電位の位相に厳密には一致させずに、走査線の波形の位相から若干遅らせた構成とすることもできる。

【 0 0 4 5 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、1水平期間の最終では信号線の電位と共通電極の電位とは電位差が最大になっていることを特徴としている。

【 0 0 4 6 】

上記の構成により、1水平期間の最終では信号線の電位と共通電極の電位とは

電位差が最大になっている。したがって、1 水平期間の最終へ向けて画素電極へ充電され、走査線信号のオフに伴いこの充電が停止されるので、充電の度合いを可変することによって、水平期間終了後の画素電極の電位すなわち階調を制御することができる。それゆえ、上記の構成による効果に加えて、より簡素な構成で、階調表示を行うことができる。

## 【 0 0 4 7 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最小になっていることを特徴としている。

## 【 0 0 4 8 】

上記の構成により、1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最小になっている。したがって、1 水平期間の最終へ向けて画素電極から放電され、走査線信号のオフに伴いこの放電が停止されるので、放電の度合いを可変することによって、水平期間終了後の画素電極の電位すなわち階調を制御することができる。それゆえ、上記の構成による効果に加えて、より簡素な構成で、階調表示を行うことができる。

## 【 0 0 4 9 】

また、本発明の画像表示装置の駆動方法は、信号線に供給される電圧が2 値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、正極性の書き込みと負極性の書き込みとで走査線の振幅を変えることを特徴としている。例えば上記画像表示装置としてTFT-LCDが挙げられる。

## 【 0 0 5 0 】

一般に、TFT-LCDでパルス幅変調駆動を行う場合、画素に対する充電を途中で止めて階調を出すものであるから、階調の再現性を良くするためには、トランジスタのオン抵抗の書き込み初期状態を、あらゆる場合で揃えなければならない。しかし、TFTは3 端子素子であるので、それぞれの素子の電位関係でオン抵抗は変わってしまう。

## 【 0 0 5 1 】

これに対し、上記本発明の構成によれば、正極性の書き込みと負極性の書き込

みとで走査線の振幅を変える。したがって、正極性時の書き込みと負極性時の書き込みとで書き込み能力の差を小さくすることができる。その結果、3端子素子であるTFTを用いても、トランジスタのオン抵抗の書き込み初期状態を、あらゆる場合で揃えることができ、良好な階調の再現性を実現することができる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

## 【 0 0 5 2 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、走査線に供給される電圧の振幅の差が共通電極に供給される電圧の振幅と同一であることを特徴としている。

## 【 0 0 5 3 】

上記の構成により、走査線に供給される電圧の振幅の差が共通電極（コモン）に供給される電圧の振幅と同一である。したがって、余分な電源電圧を作る必要がない。それゆえ、上記の構成による効果に加えて、部品点数や消費電力の増加をより抑えることができる。

## 【 0 0 5 4 】

また、本発明の画像表示装置の駆動方法は、信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、1つの画素に書き込む時間の前半から後半にかけて、信号線から画素への信号印加をオンオフするトランジスタの抵抗が時系列的に高くなることを特徴としている。例えば上記画像表示装置としてTFT-LCDが挙げられる。

## 【 0 0 5 5 】

一般に、パルス幅変調駆動方法は、画素に対する充電を途中で止めて階調を出すわけであるが、従来の電圧変調駆動方法用に設計されたトランジスタの抵抗はパルス幅変調駆動方法に用いるのには低すぎ、低電圧側の階調表現時には時間の高分解能が要求されるため、表現が難しくなる。

## 【 0 0 5 6 】

これに対し、上記本発明の構成によれば、1つの画素に書き込む時間の前半から後半にかけて、信号線から画素への信号印加をオンオフするトランジスタの抵

抗が時系列的に高くなる。したがって、パルス幅変調駆動方法で要求される中間調表現において要求される時間分解能の精度を緩和することができる。それゆえ、低電圧側の階調表現を容易に行えるようにすることができる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

## 【 0 0 5 7 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、上記トランジスタの抵抗の変動を、ゲート電圧の変動で行うことを特徴としている。

## 【 0 0 5 8 】

上記の構成により、上記トランジスタの抵抗の変動を、ゲート電圧の変動で行う。したがって、上記トランジスタの抵抗を変動させるための新たな素子を作る必要がない。それゆえ、上記の構成による効果に加えて、部品点数や消費電力の増加をより抑えることができる。

## 【 0 0 5 9 】

なお、例えば、上記各構成において、共通電極の波形の位相はいかなる階調においても同一であるように構成することができる。また、例えば、上記各構成において、信号線の波形の極性を1水平期間に一度だけ必ず極性反転させるように構成することができる。

## 【 0 0 6 0 】

また、本発明の画像表示装置の駆動装置は、基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、表示画像に応じたデータ信号を上記画素電極に印加する複数の信号線と、上記各画素電極に共通の電位を印加する共通電極とを有し、走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動装置において、1水平期間ごとに極性反転する電圧波形の位相を、走査線の電圧波形の位相から、表示画像の階調データに応じてずらした信号を、信号線に供給する信号線駆動部を備えたことを特徴としている。

## 【 0 0 6 1 】

上記構成によれば、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が1つおきに反転している。したがって、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

#### 【0062】

また、本発明の画像表示装置の駆動装置は、基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、表示画像に応じたデータ信号を上記画素電極に印加する複数の信号線と、上記各画素電極に共通の電位を印加する共通電極とを有し、走査線の電位がオンを示すときに信号線の電位と共通電極の電位との間の電圧を画素に印加し、信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動装置において、1水平期間ごとに極性反転する電圧波形の位相を、共通電極の電圧波形の位相から、表示画像の階調データに応じてずらした信号を、信号線に供給する信号線駆動部を備えたことを特徴としている。

#### 【0063】

上記の構成によれば、信号線と共通電極との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が1つおきに反転している。したがって、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

#### 【0064】

##### 【発明の実施の形態】

##### 〔実施の形態1〕

本発明の実施の一形態について図1ないし図17に基づいて説明すれば、以下の通りである。本実施の形態に係る駆動方法にて駆動される画像表示装置は、画素スイッチング素子（以下、スイッチング素子と略称する）の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御して

、画像を表示するものである。例えば、液晶表示装置や E L (electroluminescence) 表示装置等のフラットパネルディスプレイ等に広く使用できる。

## 【 0 0 6 5 】

図 5 3 のように画素電圧を信号線への供給電圧である 5 V にまで十分充電するためには、従来方式では、画素の静電容量とスイッチング素子のオン抵抗からなる時定数を小さくしておく必要がある。これに対し、本実施の形態では、信号線のプラス側の電圧を、所望の 5 V ではなく 6. 5 V に設定し、+ 6. 5 V と - 5 V の 2 値で交流駆動するようにしている。したがって、1 0 0 % 近い充電を得る必要がなくなり、画素の時定数を大きくとることができ、充電時間に対する画素電圧の変化をなだらかにすることができる。

## 【 0 0 6 6 】

図 1 および図 2 は、トランジスタのチャネルの幅および長さが  $7 \mu\text{m}$  および  $6 \mu\text{m}$  の薄膜トランジスタ、画素容量は  $0.7 \text{ pF}$  として時定数を大きくしたときの充電特性であり、ゲート電圧は  $10 \text{ V}$  である。図 1 は、画素に対して  $0 \text{ V}$  から  $5 \text{ V}$  まで充電される状態を示したものであり、図 2 は、 $0 \text{ V}$  から  $-5 \text{ V}$  まで充電される状態を示したものである。また、図 7 は、ある画素が駆動される様子を示した図であり、図中、横軸が時間であり、縦軸が電圧であり、図中の期間 b、c が 1 水平期間であり、図中の期間 d が充電時間に相当する。なお、ここでは、信号線および画素はそれぞれ実線のように推移する。

## 【 0 0 6 7 】

マイナス側の書き込みである図 5 4 および図 2 とを比較すると、図 5 4 では、中間調表示に相当する  $2 \text{ V}$  近辺では  $1 \text{ V} / \mu\text{s}$  程度の傾きであり、64 階調表示を行えるような仕様をとるとすればパルス幅は  $30 \text{ ns}$  程度で制御しなければならないのに対し、本実施の形態である図 2 では約  $0.25 \text{ V} / \mu\text{s}$  程度の傾きであり、パルス幅は  $120 \text{ ns}$  程度で制御すればよいことになる。

## 【 0 0 6 8 】

このように、より充電に時間がかかるプラス書き込み方向の信号線への供給電圧を、画素の要求する電圧よりも大きくとっておくことで、画素の時定数を大きくとることができ、この結果、プラスマイナス両方向ともに充電特性をなだらか

にすることができ、階調表示時の時間制御幅をより大きくとれるため、安定した表示状態を得ることができる。すなわち、信号の遅延やトランジスタの特性のバラツキなどに対して、より安定したパネルを提供することができる。

## 【 0 0 6 9 】

また、所望のパルス幅の信号を信号線ドライバの中で生成するのに要する基準クロックの周波数も、より低いものを用いることができるため、消費電力を低く抑えることができる。

## 【 0 0 7 0 】

ここで、信号線に印加する電圧はプラス側ピークからマイナス側ピークまでで 11.5 V であるのに対し、画素電極に供給されるのは 10 V である。すなわち信号線の 87% ( $= 10 / 11.5$ ) である。一般にアクティブマトリクス型液晶表示装置の信号線用、特にドット反転でも用いることができるドライバは、最大電圧がピーク間で 12 V 程度であり、これ以上を要求すると、専用に高耐圧ドライバを作成しなければならなくなる。一方、液晶に印加されるべき電圧は最大で 10 V (プラス側マイナス側各 5 V) 程度であるため、ドライバの最大電圧の範囲内で液晶駆動に必要な電圧を得るためには、充電率は 80% 以上となるように設定することがコスト的にも現実的である。図 1 をみてもわかるように、すでに曲線は直線に程よく近づいており、これより充電率が低いところのみを使用するように設定したとしても、さらなる線形性を得る効果は少ない。むしろ、仮に 80% 以下とした場合、液晶駆動に本来必要な電圧の 1.25 倍 ( $= 1 / 0.8$ ) 以上の電圧を信号線に供給することになるが、消費電力は電圧の 2 乗に比例するため 1.5 倍以上となり効率が悪い。

## 【 0 0 7 1 】

一方、図 53 の  $30 \mu s$  以上の領域をみれば明らかなように、充電率 98% (信号線振幅 10 V に対し本実施の形態のようにプラス側のみで調整するとすると、プラス書き込みの 4.8 V 到達以降) を超えると、全体の充電時間の 40% 以上を占めるにもかかわらず、充電時間の伸びに対する画素電圧の増加がほとんどない。しかもこの領域は画素電圧の増加に対する液晶の透過率の増加も大きくないため、わずかに 1 階調分変化させるために  $10 \mu s$  以上充電時間がかえなければ

ならないという、非常に効率の悪い領域である。したがって、この変化率の小さい領域を削ることは、充電特性の線形性を得る上で有意義である。

## 【 0 0 7 2 】

このように、画素電極に書き込まれる電圧の振幅の最大値が、信号線に供給される電圧の振幅の 8 0 % 以上 9 8 % 以下であるように構成することができる。これは、図 5 3 を例にとると、充電時間  $0 \mu s$  から、 $12 \mu s$  ( 8 0 % 相当 ) ないし  $30 \mu s$  ( 9 8 % 相当 ) までの領域に示される充電曲線を利用することを示している。

## 【 0 0 7 3 】

なお、厳密に言えば、上記の充電率については、0 V を基点とした充電率ではなく、マイナス側からプラス側や、プラス側からマイナス側などというように、充電開始前の画素電位から充電中の信号線電位に対しての到達率を示している。したがって、例えば前述の「充電率 9 8 % ( プラス側のみで調整して 4 . 8 V への到達 ) 」というのは、マイナス 5 V からプラス 4 . 8 V への書き込み、すなわち、信号線振幅 1 0 V に対して画素電位の変動 9 . 8 V という状態を示す。したがって、図 5 3 や図 5 4 は、厳密な意味での正確な説明に用いることはできないことになる。しかし、逆極性から 0 V までの充電の領域は、図 5 3 や図 5 4 の  $0 \mu s$  における充電特性の曲線の傾きよりもさらに急峻であって、この部分を考慮に入れても、0 V に至るまでのせいぜい数  $\mu s$  分、曲線が異なるだけである。したがって、充電率 9 8 % 以上の領域における充電時間の伸びに対する画素電位の増加がほとんどないという現象については変わらない。このため、0 V からの充電を示す図 5 3 や図 5 4 を基にして、充電の様子を説明することができる。しかも、信号線電位に対する正規の書き込み ( 図 7 の d に相当 ) の直前の画素電位は、1 水平期間内に占める正規の書き込み時間の占める割合 ( b の期間 - d の期間 ) によって異なるため、駆動の形態によって様々な場合が考えられ、一概にはいえない。したがって、ここでは、本発明の概念をわかりやすくするために、最も単純な充電特性である 0 V からの充電曲線に基づいて説明している。より具体的な駆動形態については、図 1 2 および図 1 3 を用いて後述する。

## 【 0 0 7 4 】



ところで、スイッチング素子がトランジスタという3端子素子であるため、すでに述べたように、信号線の極性によってスイッチング素子の特性が異なる。そのため、例えば中間調を表示するために同じ2 Vを得るためにも、正極性と負極性で充電時間  $d$  が異なるように、すなわち図7中、破線で示す  $d'$  のように、設定すればよい。

## 【0075】

さらに、同じくスイッチング素子がトランジスタという3端子素子であるため、トランジスタでは走査線がオンからオフに切り替わるとき、ゲートドレイン間の寄生容量によってマイナス側への引き込みをうける。このため画素電位のDC（直流）レベルはマイナス側へ偏ったものとなるが、この引き込み量は画素容量全体に占める該寄生容量の割合によるので、階調ごとに液晶の静電容量が異なる液晶パネルにおいては階調毎にそれぞれ画素電位のDCレベルが異なることになる。このため、従来の印加電圧による階調表示では、予め引き込み量を見越して信号線への信号供給にオフセットをかけておくことが考えられる。一方、本実施形態では、このオフセット分も、上記同様、充電時間の長短で制御するようにすればよく、その分も正極性と負極性で充電時間  $d$  が異なるように、すなわち、上記同様、図7中、破線で示す  $d'$  のように設定すればよい。

## 【0076】

次に、別の例について述べる。すでに述べたように、信号線の極性によってスイッチング素子の特性が異なる。つまり、図1および図2ではプラス書き込み（図1）は比較的線形に近い特性が得られているのに対し、マイナス書き込み（図2）は依然として、画素電圧の変化の大きい領域が充電の短い期間に集中している。したがって、図2の充電時間  $20 \mu s$  以上の効率が悪い領域を削除したのが図3および図4である。図3は画素に対して0 Vから5 Vまで充電される状態を示したものであり、図4は0 Vから-5 Vまで充電される状態を示したものである。この結果、 $30 \mu s$  分をプラス書き込みの方に割り当てることが可能で、図1および図2の例よりも、画素の時定数を大きくすることができる。ただし、時定数を大きくすることと、 $20 \mu s$  でも-5 Vまで充電できるようにするため、信号線へのマイナス電圧は-6 Vとしている。一方、プラス電圧は6 V、ゲート

電圧は 1 0 V、トランジスタのチャネルの幅および長さは  $7 \mu\text{m}$  および  $8 \mu\text{m}$ 、画素容量は 0. 7 p F である。

## 【 0 0 7 7 】

このように、走査線 1 ライン分の割り当て時間を信号線の極性によって変える（図 7 の b および c で異なるようにする）ことで、プラス極性側だけではあるが、階調表示時の時間制御幅をより大きくとることができ、安定した表示状態が得られる。すなわち、信号の遅延やトランジスタの特性のバラツキなどに対して、より安定したパネルを提供することができる。

## 【 0 0 7 8 】

次に、別の例である図 6 の例では、上記の図 4 の例と比べて、マイナス書き込み側で充電時間に対する画素電位の変化をよりなだらかにし、階調表示時のパルス幅の選択に要求される緻密さ度合いをゆるめることができる。また、信号遅延などが発生した際の充電電圧の設定値からのずれ量がプラス側とマイナス側とで大きく異なることを防ぎ、そのため、DC 値のずれが生じて液晶に直流電圧が加わって表示不良を生じる恐れを減じることができる。

## 【 0 0 7 9 】

すなわち、図 6 は、極性に応じて走査線をオンさせる電圧が異なるようにして、曲線の形状をプラス側とほぼ同等にしたものである。図 5 は画素に対して 0 V から 5 V まで充電される状態を示したものであり、図 6 は 0 V から - 5 V まで充電される状態を示したものである。すなわち、ゲート電圧を、プラス書き込みのときには 1 5 V、マイナス書き込みのときには 6 V とした。トランジスタのチャネルの幅および長さは  $7 \mu\text{m}$  および  $1 3 \mu\text{m}$ 、画素容量は 0. 7 p F、信号線に供給する電圧は  $\pm 6 \text{ V}$  である。前述のように階調毎のオフセットがある分、極性によって充電時間が異なるようにする必要はあるものの、曲線の形状がプラス側とほぼ同じであることによって、特性の違いを考慮する必要がなく、充電時間設定が容易である。加えて、信号遅延などによる影響も両極性とも同等に作用するため、全体として階調レベルが変化するのみであって、DC ずれによる信頼性不良等の懸念がなくなる。

## 【 0 0 8 0 】

なお、図 1 ないし図 6 では、パルス幅によって充電される電圧に変化をつけることができることをより理解しやすいように、0 V から充電が始まると想定して図示した。しかし、より実際に近い形態としては、逆極性の該当電圧レベルからの充電形態、もしくはトランジスタがオンされた状態で途中まで信号線が 0 V であって、あるタイミングで特定電圧に切り替えられるような充電形態をとるため、画素電極の実際の電圧変化はこれらの図の形態とは異なる。実際に近い形態を説明するために、まず図 8 および図 9 に駆動波形を図示する。図 8 はプラス側に書き込む場合であり、図 9 はマイナス側に書き込む場合である。なお、同図に示すように、共通電極（対向電極）および補助容量電極が黒表示状態の時の信号線とは逆極性の交流駆動をしているのは、信号線を駆動する振幅を低く抑えることによって耐圧の低いドライバを使用可能とし、かつ消費電力を低減するためであって、振幅で階調表示をおこなう従来の液晶パネルでも行われている方法である。

#### 【 0 0 8 1 】

図 8 および図 9 のままでは充電特性を検証するのがわかりづらいため、各信号の電位差に着目して図 8 および図 9 をそれぞれ書き直したのが図 1 0 および図 1 1 である。これらの図では、共通電極を直流とみなしてこの電位との電位差を波形で示しており、図 8 および図 9 と事実上同じことである。

#### 【 0 0 8 2 】

図 8 および図 9 において、ゲートのオン電圧は 1 0 V であり、信号線の反転タイミングをずらすことによって階調表示を行っている。これを図 1 0 および図 1 1 のように表現し直すと、プラス書き込みとマイナス書き込みの時にそれぞれゲート電圧が異なるようにしている図 5 および図 6 の駆動と同じことを行っているということがわかる。そして、ゲートのオン時間の間で、白に相当する電圧と黒に相当する電圧とを与える比率によって階調を実現しており、すでに説明したように充電時間によって階調制御するのと事実上同じである。

#### 【 0 0 8 3 】

図 1 2 および図 1 3 は、このように駆動したときの各主要階調での画素電位の充電の様子を示したものである。図 1 2 は画素がプラス方向の電位に充電される

状態を示したものであり、図 1 3 は画素がマイナス方向の電位に充電される状態を示したものである。また、擬似的に共通電極の電流を直流とみなしてこの電位との電位差を波形で示したものである。すなわち、ソースゲート間、ゲートドレイン間の電圧を、交流の共通電極の電圧と合わせたものである。これらの図では、パルス幅変調の充電特性の見積もりを示しており、定常状態での様子を示している。図 1 2 ではソース電圧は 0 V と 5 V である。図 1 3 ではソース電圧は 0 V と -5 V である。図 1 2 では、画素容量は 0.7436 pF、走査線 1 本あたりに割り当てられる時間（すなわち、スイッチング素子のオン時間。図 7 の b、c に相当）は 100  $\mu$ s とし、トランジスタのチャネルの幅および長さはそれぞれ 10  $\mu$ m、13  $\mu$ m とした。そして、トランジスタをオン状態とするときのゲート電圧は 10 V とし、黒表示時（最大電圧書き込み時）の充電率は 85% としている。

## 【0084】

また、この液晶パネルで 64 階調を表示するとして、黒表示時の画素電圧から白表示時の画素電圧をそれぞれ V0 から V63 とし、各主要な階調における画素電圧（書き込み時間 100  $\mu$ s 経過後）を示すと、図 1 2 において、V0 = 4.25 V、V8 = 3.59 V、V16 = 3.02 V、V24 = 2.71 V、V32 = 2.42 V、V40 = 2.23 V、V48 = 2.02 V、V56 = 1.75 V、V63 = 1.55 V である。同じく、図 1 3 において、V0 = -4.75 V、V8 = -4.02 V、V16 = -3.38 V、V24 = -3.02 V、V32 = -2.68 V、V40 = -2.38 V、V48 = -2.02 V、V56 = -1.47 V、V63 = -1.06 V である。

## 【0085】

前述のように、引き込み量に応じたオフセットを含めて最終的な画素電圧のターゲットが定められており、このオフセットと極性による書き込み特性の違いによって、同じ階調であっても正負各極性によって反転タイミングが異なるように設定されていることがわかる。また、信号線に与えられている振幅は 10 V であるのに対し、画素電圧は 9 V を狙っており、90% となるように設定されていることがわかる。

## 【 0 0 8 6 】

次に、別の例について述べる。図 1 4 ないし図 1 7 は、信号線に供給する電圧を、共通電極（対向電極）に供給する電圧と同じにしたものである。上記図 8 ないし図 1 1 同様に、図 1 4 はプラス側に書き込む場合であり、図 1 6 はマイナス側に書き込む場合である。そして、これらの図において、共通電極を直流とみなしてこれとの電位差を波形で示したものがそれぞれ図 1 5、図 1 7 である。このことによって、外部からドライバに与える電圧の系統数を減らすことができ、電源電圧形成にかかるロスを減らすことができるため、低消費電力化に効果がある。各階調の設定電圧は表 1 の通りであり、充電時間を調整することで、容易に実現することができる。表 1 は、この構成例における画素電圧の設定を示すものである。

## 【 0 0 8 7 】

【表 1】

	+書き込み (V)	-書き込み (V)
V 0	5. 7 3	- 3. 2 7
V 8	5. 0 7	- 2. 5 4
V 1 6	4. 5	- 1. 9
V 2 4	4. 1 9	- 1. 5 4
V 3 2	3. 9	- 1. 2
V 4 0	3. 7 1	- 0. 9
V 4 8	3. 5	- 0. 5 4
V 5 6	3. 2 3	0
V 6 3	3. 0 3	0

【0088】

〔実施の形態 2〕

本発明の他の実施の形態について図 1 8 ないし図 4 3 および図 4 5 に基づいて説明すれば、以下の通りである。

【0089】

図 1 8 は、本実施の形態における画像表示装置としての液晶表示装置 (T F T - L C D) のパネルの 1 画素 (単位画素) の回路図である。このような単位画素

がマトリクス状に設けられている。この例では、複数の信号線が、画素スイッチング素子を介して画素電極と接続されており、画素スイッチング素子は走査線によってオンオフされる。

## 【 0 0 9 0 】

画素容量としての液晶容量  $C_{lc}$  および補助容量  $C_s$  とは、共通電圧（コモン電位）  $V_{com}$  を有する対向電極  $COM$  に接続されている。なお、液晶容量  $C_{lc}$  および補助容量  $C_s$  とは、ここでは同一の電位（＝コモン電位  $V_{com}$ ）としているが、異なる電位とすることもできる。また、対向電極  $COM$  は線状であってもよい。

## 【 0 0 9 1 】

また、対向電極は、 $TFT$  が設けられた基板と対向する基板（対向基板）上に設けられた構造としてもよい。あるいはまた、 $TFT$  が設けられた基板上に設けられた構造として、 $IPS$ （*In Plane Switching*）モードで駆動するものであってもよい。

## 【 0 0 9 2 】

本実施の形態では、図 19 に示すように、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転している。なお、図中、上から順に、 $V_g(n)$ 、 $V_g(n+1)$ 、 $V_s$  はそれぞれ、 $n$  番目のゲート電位、 $(n+1)$  番目のゲート電位、ソース電位を表す。したがって、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。

## 【 0 0 9 3 】

このように信号線の波形の位相を走査線の波形の位相に対してずらすための構成について述べる。

## 【 0 0 9 4 】

図 20 に示すように、信号線駆動部として、 $H$  カウンタ 11、 $H$  デコーダ 12、 $V$  カウンタ 13、 $V$  デコーダ 14、タイミング調整器 15 が接続されている。 $H$  カウンタ 11 にはクロック  $CLK$  と水平同期信号  $HSY$  とが入力され、 $V$  カウンタ 13 には水平同期信号  $HSY$  と垂直同期信号  $VSY$  とが入力される。そして

、Hデコーダ12からは、走査線信号用タイミングパルス（ゲートドライバ用クロック）CLSおよび共通電極信号用タイミングパルスREVCが出力される。タイミング調整器15は、クロックCLKが入力されて、これらCLSまたはREVCに基づき、 $i$ 個の信号である信号線信号用タイミングパルスREVD1ないしREVD $i$ の全て（REVDと総称する）を常に出力するようになっている。REVDは、REVCと同様な反転周期で反転する。つまり、REVDは、CLSと同様の周期となる。本実施の形態では、信号線の波形の位相を、走査線または共通電極の波形の位相からずらすことで階調を表示しており、そのため、階調ごとにこの位相差が異なることになる。そこで、各階調に対応させて、REVD1ないしREVD $i$ のように、信号線信号用のタイミングパルスを $i$ 個発生させている。REVD1～REVD $i$ は、それぞれ、1階調～ $i$ 階調までのデータに対応している。

## 【0095】

タイミング調整器15は、信号線の信号タイミング（REVD）を、CLSとの位相差で規定する場合は、図中、aで示す入力信号を選択する。信号線の信号タイミング（REVD）を、REVCとの位相差で規定する場合は、図中、bで示す入力信号を選択する。その選択した信号によって、REVDのタイミングを調整する。そして、例えば後述のような回路によって、REVDのタイミングに応じて信号線駆動回路の出力タイミングが決まるようにしておく。このようにすることによって、信号線の信号と、走査線の信号または共通電極の駆動信号との位相差を設定でき、階調表示が可能となる。

## 【0096】

これらの信号のタイミングを図21に示す。なお図では、説明の都合上、簡略化してREVD $i$ のみを描いているが、同様に、 $i$ 個の信号を発生させる。REVD1ないしREVD $i$ の位相は、CLSに対してずらしてもよいし、REVCに対してずらしてもよい。

## 【0097】

上記構成の回路を用いて、信号線の波形の位相を走査線の波形の位相に対してずらすことができる。タイミング調整器15は、信号線の波形の位相を、CLS



のタイミングを基に作成される走査線の波形の位相に対してどれだけずらすかのデータに応じて、REVD1ないしREVDiを出力する。そして、図22に示すように、n本の信号線SL1～SLnを駆動する場合、セクタ（S1～Sn）にて、REVD1ないしREVDiのうちから、信号線に印加するパルスのタイミングを順次選び出す。これにより、所望の時間間隔で、信号線の電圧として、ハイまたはローの電位を出力することができる。

## 【0098】

すなわち、n本の信号線SL1～SLnを駆動する場合、表示データに応じて各信号線ごとにREVD1～REVDiのいずれかを選択する。選択されたREVDのタイミングに従って各信号線ごとに高低の電位（ハイ／ロー）をそれぞれ選択すれば、各階調に従った所望の電圧波形が各信号線に出力される。

## 【0099】

上記図20の構成は、信号線の波形の位相を、交流（2値）の共通電極の波形の位相に対してずらすとした場合にも用いることができる。この場合は、上記の場合と比べて、タイミング調整器15が、信号線の波形の位相を、REVCのタイミングを基に作成される共通電極の波形の位相に対してどれだけずらすかのデータに応じて、REVD1ないしREVDiを出力する点が異なる。

## 【0100】

図23に、電圧変換器（C1～Cn）から出力される信号の様子を示す。すなわち、この信号は、基準となる電圧（基準電圧）、また、充電・放電のどちらを利用して階調を表示するかによって場合分けされる。なお、充電や放電を利用した階調表示の詳細については後述する。充電を利用して階調を表示する場合には、基準電圧がローであれば、信号出力はローからハイへと変化する、基準電圧がハイであれば、信号出力はハイからローへと変化する。変化するのに要した時間に応じて信号線の電位（信号線電圧）と共通電極の電位（共通電圧）との電位差が増加し、増加後の電位差に応じて画素容量が充電される。放電を利用して階調を表示する場合には、基準電圧がローであれば、信号出力はハイからローへと変化する、基準電圧がハイであれば、信号出力はローからハイへと変化する。変化するのに要した時間に応じて信号線の電位（信号線電圧）と共通電極の電位（共通電

圧)との電位差が減少し、減少後の電位差に応じて画素容量が放電する。このように充放電後の画素の電位に応じて階調表示される。

#### 【0101】

より詳しくは、本実施の形態では、走査線電圧(ゲート電位)  $V_g$ 、信号線電圧(ソース電位)  $V_s$ 、共通電圧(コモン電位)  $V_{com}$  を、それぞれ、図41、図42(a)・図42(b)、図43(a)・図43(b)のように印加する。各図中、横軸は時間、縦軸は電位である。

#### 【0102】

図41中、 $VT_1$  は、ある1V(1垂直)期間を表し、 $VT_2$  はその次の1V期間を表している。 $G_{n-1}$ 、 $G_n$ 、 $G_{n+1}$  はそれぞれ、(n-1)番目の走査線、n番目の走査線、(n+1)番目の走査線を表す。

#### 【0103】

図42(a)・図42(b)、図43(a)・図43(b)中、「a」、「b」、「c」はそれぞれ、(n-1)番目の走査時、n番目の走査時、(n+1)番目の走査時の $V_s$ を表す。

#### 【0104】

これらの各信号を重ね合わせた様子を図24に示す。すなわち、同図は、1Hライン反転駆動(1水平期間反転駆動)において、充電で階調表示をする場合の任意の画素での電圧印加の様子を示している。 $V_s$ は信号線の電圧である。 $V_{com}$ は共通電極の電圧であり、ここでは交流(2値)である。 $V_{g1}$ は任意の走査線におけるある水平期間での電圧、 $V_{g2}$ は $V_{g1}$ の次の走査線における、次の水平期間での電圧である。 $V_d$ は画素スイッチング素子としてのTFTのドレインの電位である。

#### 【0105】

$V_{g1}$ がハイ(オン)になってからしばらくは、 $V_s$ は $V_{com}$ と同じくローで $V_{com}$ と同一電位であり、そのため、1水平期間の最初では信号線の電位と共通電極の電位とは電位差が最小になっている。このためドレインの電位 $V_d$ が減少し、それに応じて画素の液晶容量が最大限に放電される。次に、階調に応じた時間経過後、 $V_{com}$ がローのままで $V_s$ がハイになり、そのため、1水平期間の最

終（書き込み時）では信号線の電位と共通電極の電位とは電位差が最大になる。この電位差増加に伴い、ドレインの電位  $V_d$  が正の方向に増加し、それに応じて画素の液晶容量が充電される。 $V_{g1}$  がロー（オフ）になると、ドレインの電位  $V_d$  が増加をやめ、その結果、画素の液晶容量の充電が停止される。その後、 $V_{com}$  はハイになり、 $V_s$  と同電位になる。

## 【0106】

上記のように  $V_{g1}$  がロー（オフ）になった後、次の水平期間になると、 $V_{g2}$  がハイ（オン）になる。 $V_{g2}$  がハイ（オン）になってからしばらくは、 $V_s$  は、 $V_{g1}$  がロー（オフ）になった時点の  $V_s$  と同一電位であり、 $V_{com}$  と同じくハイで  $V_{com}$  と同一電位である。そのため、1 水平期間の最初では信号線の電位と共通電極の電位とは電位差が最小になっている。このためドレインの電位  $V_d$  が減少し、それに応じて画素の液晶容量が最大限に放電される。次に、階調に応じた時間経過後、 $V_{com}$  がハイのままで  $V_s$  がローになり、そのため、1 水平期間の最終（書き込み時）では信号線の電位と共通電極の電位とは電位差が最大になる。この電位差増加に伴い、ドレインの電位  $V_d$  が負の方向に増加し、それに応じて画素の液晶容量が充電される。 $V_{g2}$  がロー（オフ）になると、ドレインの電位  $V_d$  が増加をやめ、その結果、画素の液晶容量の充電が停止される。その後、 $V_{com}$  はローになり、 $V_s$  と同電位になる。

## 【0107】

このように、ある水平期間とその次の水平期間とでは信号線の電位は極性が反転している。

## 【0108】

なお、上記の例では、いずれの水平期間においても充電により階調を表示しているが、放電により階調を表示するようにすることもできる。この場合、走査線電圧  $V_g$ 、信号線電圧  $V_s$ 、共通電圧  $V_{com}$  を、それぞれ、図 4 1、図 4 5（a）・図 4 5（b）、図 4 3（a）・図 4 3（b）のように印加する。また、これらの各信号を重ね合わせた様子を図 2 5 に示す。すなわち、同図は、1 H ライン反転駆動（1 水平期間反転駆動）において、放電で階調表示をする場合の任意の画素での電圧印加の様子を示している。 $V_s$  は信号線の電圧である。 $V_{com}$  は共

通電極の電圧であり、ここでは交流（2 値）である。 $V_{g1}$  は任意の走査線におけるある水平期間での電圧、 $V_{g2}$  は  $V_{g1}$  の次の走査線における、次の水平期間での電圧である。 $V_d$  は画素スイッチング素子としての TFT のドレインの電位である。

## 【 0 1 0 9 】

$V_{g1}$  がハイ（オン）になってからしばらくは、 $V_{com}$  はローで、 $V_s$  はハイであり、そのため、1 水平期間の最初では信号線の電位と共通電極の電位とは電位差が最大になっている。この電位差分だけドレインの電位  $V_d$  が正の方向に増加し、それに応じて画素の液晶容量が最大限に充電される。次に、階調に応じた時間経過後、 $V_s$  が  $V_{com}$  と同一電位（ロー）になり、そのため、1 水平期間の最終（書き込み時）では信号線の電位と共通電極の電位とは電位差が最小になる。この電位差減少に伴い、ドレインの電位  $V_d$  が減少し、それに応じて画素の液晶容量が放電される。 $V_{g1}$  がロー（オフ）になると、ドレインの電位  $V_d$  が減少をやめ、その結果、画素の液晶容量の放電が停止される。

## 【 0 1 1 0 】

上記のように  $V_{g1}$  がロー（オフ）になった後、次の水平期間になると、 $V_{g2}$  がハイ（オン）になる。 $V_{g2}$  がハイ（オン）になってからしばらくは、 $V_{com}$  はハイで、 $V_s$  はローであり、そのため、1 水平期間の最初では信号線の電位と共通電極の電位とは電位差が最大になっている。この電位差分だけドレインの電位  $V_d$  が負の方向に増加し、それに応じて画素の液晶容量が最大限に充電される。次に、階調に応じた時間経過後、 $V_s$  が  $V_{com}$  と同一電位（ハイ）になり、そのため、1 水平期間の最終（書き込み時）では信号線の電位と共通電極の電位とは電位差が最小になる。この電位差減少に伴い、ドレインの電位  $V_d$  が減少し、それに応じて画素の液晶容量が放電される。 $V_{g1}$  がロー（オフ）になると、ドレインの電位  $V_d$  が減少をやめ、その結果、画素の液晶容量の放電が停止される。

## 【 0 1 1 1 】

このように、ある水平期間とその次の水平期間とでは信号線の電位は極性が反転している。

## 【 0 1 1 2 】

走査線は線順次走査である。また、信号線と走査線との波形の位相をずらすことで階調を表示している。また、信号線方向の画素の極性が、1つおきに反転している。また、本実施の形態では共通電極の電圧は交流（2値）であり、そのため、信号線と共通電極との波形の位相をずらすことで階調を表示しているともいえる。

## 【 0 1 1 3 】

また、信号線は走査線おきに1H（1水平）期間反転駆動をしている。

## 【 0 1 1 4 】

また、共通電極（共通電圧）の位相はいかなる階調においても同一である。また、信号線の極性を1水平期間に一度だけ必ず極性反転させている。

## 【 0 1 1 5 】

ここで、図26に示す駆動条件で、信号線と走査線との波形の位相のずらした時間 $\tau$ と、得られた液晶画面の反射率との関係を図27に示す。Tは走査線がオンである時間である。これは、TFTサイズはW（幅）＝10 $\mu$ m、L（長さ）＝10 $\mu$ mであり、画素ピッチ80 $\mu$ mの対向信号線構造の反射型TFT-LCDを用いて測定したものである。

## 【 0 1 1 6 】

また、図41や図33に示すように、1つの画素に書き込む時間の前半から後半にかけて、信号線から画素への信号印加をオンオフする画素スイッチング素子としてのトランジスタの抵抗が時系列的に高くなる。すなわち、走査信号の電圧が、1H期間の前半は大きく、後半は小さくなっており、このことによって、トランジスタの抵抗が時系列的に高くなっていくことを実現している。なお、本実施の形態では書き込み時の出力、すなわち走査信号の電圧、したがってトランジスタの抵抗は2値であるが、多値であってもよく、また、同図のような階段状でなく連続的であってもよい。

## 【 0 1 1 7 】

これについて以下に、より詳しく述べる。すなわち、一般に、パルス幅変調駆動方法は、画素に対する充電を途中で止めて階調を出すわけであるが、従来の電

圧変調駆動方法用に設計されたトランジスタの抵抗はパルス幅変調駆動方法に用いるのには低すぎ、図 2 8 および図 2 9 に示すように、低電圧側の階調表現時には時間の高分解能が要求されるため、表現が難しくなる。図 2 8 は、液晶の T-V（透過率-印加電圧）曲線を示し、図 2 9 は、その曲線に対応し、かつ、ソース振幅が従来の電圧変調駆動方法の場合と同等の場合のパルス幅変調駆動方法の階調特性（画素の充電特性）を示している。すなわち、図 2 8 の a ないし g は、それぞれ、図 2 9 ないし図 3 3 の a ないし g と対応している。ここで、図 3 3 は、例として正極性の場合を示している。

## 【 0 1 1 8 】

このとき、図 3 0 に示すように、信号線の電圧を上げ、画素書き込みの時定数を大きくし、書き込み能力を落として、中間の電圧を使うようにすることもできる。なお、この様子を正極性と負極性とに分けて描いたのが、それぞれ、図 3 1 および図 3 2 である。両図からわかるように、従来のパルス幅変調駆動方法では、負極性側の、低電圧側の階調表現で要求される時間分解能の精度が高度になっている。

## 【 0 1 1 9 】

また、図 3 3 に示す構成では、1つの画素に書き込む時間の前半から後半にかけて、画素スイッチング素子としてのトランジスタの抵抗が時系列的に高くなる。したがって、パルス幅変調駆動方法で要求される中間調表現において要求される時間分解能の精度を緩和することができる。それゆえ、信号線の電圧を上げることなく、低電圧側の階調表現を容易に行えるようにすることができる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができる。

## 【 0 1 2 0 】

図 4 1 のように、1つの画素に書き込む時間の後半において、前半よりも走査線の電圧を小さくするための構成例を、図 3 4 (a) および図 3 4 (b) に示す。すなわち、同図 (a) に示すように、ゲートドライバ 4 1 に、直流電圧の  $V_{gl}$  と、矩形波である階段状の電圧  $V_{gh}$  とが入力される。 $V_{gh}$  の周期は 1 水平期間と等しくしておく。また、ゲートドライバ 4 1 には、所定のクロック  $CLK$  および

、あらかじめ図示しない記憶部に記憶させたデータに示す時期に従って、このクロック CLK に同期して出力を切り替えるためのスタートパルス SP が入力される。その結果、同図 (b) に示すように、スタートパルス SP 入力前はゲートドライバ 4 1 からは  $V_{gl}$  が出力され、スタートパルス SP 入力後は、次にスタートパルス SP が入力されるまで、すなわちここでは 1 水平期間経過時点までは、 $V_{gh}$  が出力される。このようにすることにより、1 水平期間の初めから終わりにかけて、走査線の電圧を階段状に減少させることができ、それによって、1 水平期間の初めから終わりにかけて、画素スイッチング素子としてのトランジスタの抵抗を階段状に増加させることができる。なお、この例では 1 水平期間に 2 段が含まれる階段状の  $V_{gh}$  を用いて説明したが、この  $V_{gh}$  として、1 水平期間に 3 段が含まれる階段状の電圧を用いれば、図 3 3 のような波形の走査線信号を実現できる。

#### 【 0 1 2 1 】

また、 $V_{gh}$  は階段状でなくてもよく、例えば、図 3 5 (a) および図 3 5 (b) に示すように、鋸波状の電圧信号を用いることもできる。このようにすることにより、1 水平期間の初めから終わりにかけて、走査線の電圧をなだらかに減少させることができ、それによって、1 水平期間の初めから終わりにかけて、画素スイッチング素子としてのトランジスタの抵抗をなだらかに増加させることができる。

#### 【 0 1 2 2 】

ところで、一般に、TFT-LCD でパルス幅変調駆動を行う場合、画素に対する充電を途中で止めて階調を出すものであるから、階調の再現性を良くするためには、トランジスタのオン抵抗の書き込み初期状態を、あらゆる場合で揃えなければならない。しかし、TFT は 3 端子素子であるので、それぞれの素子の電位関係でオン抵抗は変わってしまう。

#### 【 0 1 2 3 】

すなわち、ゲート、ソース、ドレインの各電位をそれぞれ  $V_g$ 、 $V_s$ 、 $V_d$  とし、 $V_g$  のしきい値を  $V_{th}$  とし、

ソース・ドレイン間電圧  $V_{sd} = V_d - V_s$ 、

ソース・ゲート間電圧  $V_{gs} = V_s - V_g$ 、

ドレイン・ゲート間電圧  $V_{gd} = V_d - V_g$

とし、また、トランジスタのチャネル幅を  $W$  とし、チャネル長を  $L$  とし、ゲート絶縁膜の容量を  $C_{ox}$  とし、移動度を  $\mu$  とし、 $V_g \gg V_{th}$ 、 $V_d > V_s$  とするとき、トランジスタのオン抵抗  $R_{on}$  は、図 3 6 で示すような電位関係においては

$$R_{on} = V_{sd} / I_{sd} \quad (1)$$

$$I_{sd} = W / L \times \mu \times C_{on} \times ((V_{gs} - V_{th}) \times V_{sd} - 1 / 2 \times V_{sd}^2) \quad (2)$$

と近似される。ここで、 $I_{sd}$  はソース・ドレイン間電流である。また、図 3 6 において、ゲートは走査線に、ソースは信号線に、ドレインは画素電極にそれぞれ接続されている。

#### 【0124】

液晶は、焼き付けを防ぐために交流駆動を行うために、一般に、同一信号であっても正極性の電圧と負極性の電圧とを印加するが、正極性と負極性とでは、図 3 7 および図 3 8 に示すように、各電極の電位関係が異なり、式 (1) および式 (2) により両者の  $R_{on}$  が異なる。すなわち、図 3 7 においては、書き込み電流  $I_{sd+}$  は

$$I_{sd+} = W / L \times \mu \times C_{on} \times ((V_{gd} - V_{th}) \times V_{sd} - 1 / 2 \times V_{sd}^2)$$

であるが、図 3 8 においては、書き込み電流  $I_{sd-}$  は

$$I_{sd-} = W / L \times \mu \times C_{on} \times ((V_{gs} - V_{th}) \times V_{sd} - 1 / 2 \times V_{sd}^2)$$

であり、 $R_{on}$  が互いに異なっている。そのため、正極性と負極性とでは、書き込み能力が異なり、同じ位相で比べたとき、同じ電位が印加されない。

#### 【0125】

これに対して、本実施の形態では、画素に印加される電圧の極性が走査線おきに入れ替わっている（極性反転）のに対応して、図 4 1 や、図 3 9 および図 4 0 に示すように、正極性の書き込みと負極性の書き込みとで走査線の振幅を変えており、負極性の書き込み時の走査線電圧のほうが、正極性の書き込み時の走査線電圧よりも低くなるようにしている。すなわち、振幅をそれぞれ  $V_{gp}$ 、 $V_{gm}$  とすると、 $V_{gp} > V_{gm}$  である。すなわち、 $\Delta V_g = V_{gp} - V_{gm} > 0$  である。このとき、書き込み電流  $I_{sd+}$  は



$$I_{sd+} = W/L \times \mu \times C_{on} \times ((V_{gd} - V_{th}) \times V_{sd} - 1/2 \times V_{sd}^2)$$

であり、書き込み電流  $I_{sd2-}$  は

$$I_{sd2-} = W/L \times \mu \times C_{on} \times ((V_{gs} - V_{th}) \times V_{sd} - 1/2 \times V_{sd}^2)$$

であり、

$$|I_{sd2-} - I_{sd+}| < |I_{sd-} - I_{sd+}|$$

である。なお、この振幅の差 ( $V_{gp} - V_{gm}$ ) は、共通電圧  $V_{com}$  の振幅と同一にすれば、このような差を生み出すための部材を新たに設ける必要がないため望ましい。

【0126】

以上のような信号波形とタイミングとによって、高品位表示可能な2値出力信号駆動ができ、より低消費電力な液晶表示装置を得ることができる。

【0127】

〔実施の形態3〕

本発明の他の実施の形態について図41、図42、図44ないし図46に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記の実施の形態の図面に示した部材と同一の機能を有する部材には、同一の符号を付記してその説明を省略する。

【0128】

本実施の形態は、基本的には実施の形態2と同一であり、主として、異なる部分について述べる。

【0129】

図44は、本実施の形態における画像表示装置としての液晶表示装置 (TF-T-LCD) のパネルの1画素 (単位画素) の回路図である。このような単位画素がマトリクス状に設けられている。この例では、複数の信号線が、画素電極を介して画素スイッチング素子と接続されており、画素スイッチング素子は走査線によってオンオフされる。本実施の形態では、等価回路図は、図18に示した実施の形態2のものと比較すると、信号線と共通電極との位置が実施の形態2とは逆になっている。したがって、それに伴い、各信号の波形を少し変更している。

【0130】

すなわち、本実施の形態では、走査線電圧  $V_g$  は実施の形態 2 同様、図 4 1 のように印加するが、信号線電圧  $V_s$ 、共通電圧  $V_{com}$  は、それぞれ、図 4 5 (a)・図 4 5 (b)、図 4 6 (a)・図 4 6 (b) のように印加する。各図中、横軸は時間、縦軸は電位である。すなわち、信号線電圧  $V_s$  および共通電圧  $V_{com}$  はそれぞれ、実施の形態 2 のものと比べてちょうど極性が反対になった形になっている。

#### 【0131】

それ以外は実施の形態 2 と同様である。これらの各信号を重ね合わせた様子は、図 2 4 の  $V_g$  1 と  $V_g$  2 との走査順序を入れ替えたものに相当する。このため説明を省略する。

#### 【0132】

なお、上記の例ではいずれの水平期間においても充電により階調を表示しているが、放電により階調を表示するようにすることもできる。この場合、走査線電圧  $V_g$ 、信号線電圧  $V_s$ 、共通電圧  $V_{com}$  を、それぞれ、図 4 1、図 4 2 (a)・図 4 2 (b)、図 4 6 (a)・図 4 6 (b) のように印加する。また、これらの各信号を重ね合わせた様子は、図 2 5 の  $V_g$  1 と  $V_g$  2 との走査順序を入れ替えたものに相当する。このため説明を省略する。

#### 【0133】

##### 〔実施の形態 4〕

本発明の他の実施の形態について図 1 8、図 4 1、図 4 2、図 4 7 に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記の実施の形態の図面に示した部材と同一の機能を有する部材には、同一の符号を付記してその説明を省略する。

#### 【0134】

本実施の形態における画像表示装置としての液晶表示装置のパネルの 1 画素（単位画素）の回路図は、実施の形態 2 同様、図 1 8 に示されるものである。このような単位画素がマトリクス状に設けられている。

#### 【0135】

本実施の形態では、走査線電圧  $V_g$ 、信号線電圧  $V_s$  は実施の形態 2 同様、そ

れぞれ図 4 1、図 4 2 (a)・図 4 2 (b) のように印加するが、共通電圧  $V_{com}$  は、図 4 7 (a)・図 4 7 (b) のように印加する。各図中、横軸は時間、縦軸は電位である。すなわち、共通電圧は直流である。

## 【 0 1 3 6 】

これらの各信号を重ね合わせた様子を図 4 8 に示す。すなわち、同図は、ドット反転駆動において、充電および放電で階調表示をする場合の任意の画素での電圧印加の様子を示している。 $V_s$  は信号線の電圧である。 $V_{com}$  は共通電極の電圧であり、ここでは直流である。 $V_{g1}$  は任意の走査線におけるある水平期間での電圧、 $V_{g2}$  は  $V_{g1}$  の次の走査線における、次の水平期間での電圧である。 $V_d$  は画素スイッチング素子としての TFT のドレインの電位である。

## 【 0 1 3 7 】

$V_{g1}$  がハイ (オン) になってからしばらくは、 $V_s$  は  $V_{com}$  と同一電位 (ロー) であり、そのため、1 水平期間の最初では信号線の電位と共通電極の電位とは電位差が最小になっている。このためドレインの電位  $V_d$  が減少し、それに応じて画素の液晶容量が最大限に放電される。次に、階調に応じた時間経過後、 $V_s$  がハイになり、そのため、1 水平期間の最終 (書き込み時) では信号線の電位と共通電極の電位とは電位差が最大になる。この電位差増加に伴い、ドレインの電位  $V_d$  が正の方向に増加し、それに応じて画素の液晶容量が充電される。 $V_{g1}$  がロー (オフ) になると、ドレインの電位  $V_d$  が増加をやめ、その結果、画素の液晶容量の充電が停止される。

## 【 0 1 3 8 】

上記のように  $V_{g1}$  がロー (オフ) になった後、次の水平期間になると、 $V_{g2}$  がハイ (オン) になる。 $V_{g2}$  がハイ (オン) になってからしばらくは、 $V_s$  は、 $V_{g1}$  がロー (オフ) になった時点と同電位 (ハイ) のままであり、そのため、1 水平期間の最初では信号線の電位と共通電極の電位とは電位差が最大になっている。この電位差分だけドレインの電位  $V_d$  が正の方向に増加し、それに応じて画素の液晶容量が最大限に充電される。次に、階調に応じた時間経過後、 $V_s$  が  $V_{com}$  と同一電位 (ロー) になり、そのため、1 水平期間の最終 (書き込み時) では信号線の電位と共通電極の電位とは電位差が最小になる。この電位差減

少に伴い、ドレインの電位  $V_d$  が減少し、それに応じて画素の液晶容量が放電される。 $V_{g1}$  がロー（オフ）になると、ドレインの電位  $V_d$  が減少をやめ、その結果、画素の液晶容量の放電が停止される。

## 【 0 1 3 9 】

このように、ある水平期間とその次の水平期間とでは信号線の電位は極性が反転しており、ある水平期間で充電により階調を表示した場合には、その次の水平期間では放電により階調を表示している。

## 【 0 1 4 0 】

実施の形態 2 同様、走査線は線順次走査である。また、信号線と走査線との波形の位相をずらすことで階調を表示している。また、信号線方向の画素の極性が、1 つおきに反転している。

## 【 0 1 4 1 】

また、信号線は、実施の形態 2 と異なり、隣接画素おきに極性反転するドット反転駆動をしている。

## 【 0 1 4 2 】

また、実施の形態 2 同様、共通電極（共通電圧）の位相はいかなる階調においても同一である。また、信号線の極性を 1 水平期間に一度だけ必ず極性反転させている。

## 【 0 1 4 3 】

実施の形態 2 同様、走査信号の電圧が、1 H 期間の前半は大きく、後半は小さくなっており、このことによって、トランジスタの抵抗が時系列的に高くなっていくことを実現している。また、本実施の形態では書き込み時の出力は 2 値であるが、多値であってもよく、また、階段状でなく連続的であってもよい。

## 【 0 1 4 4 】

実施の形態 2 同様、画素に印加される電圧の極性が走査線おきに入れ替わっている（極性反転）のに対応して、負極性の書き込み時の走査線電圧のほうが、正極性の書き込み時の走査線電圧よりも低くなるようにしている。

## 【 0 1 4 5 】

以上のような信号波形とタイミングとによって、高品位表示可能な 2 値出力信

号駆動ができ、より低消費電力な液晶表示装置を得ることができる。

【0146】

〔実施の形態5〕

本発明の他の実施の形態について図42、図44、図47、図49に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記の実施の形態の図面に示した部材と同一の機能を有する部材には、同一の符号を付記してその説明を省略する。

【0147】

本実施の形態における画像表示装置としての液晶表示装置のパネルの1画素（単位画素）の回路図は、実施の形態3同様、図44に示されるものである。このような単位画素がマトリクス状に設けられている。

【0148】

本実施の形態では、信号線電圧 $V_s$ 、共通電圧 $V_{com}$ は実施の形態4同様、それぞれ図42(a)・図42(b)、図47(a)・図47(b)のように印加するが、走査線電圧 $V_g$ は、図49のように印加する。各図中、横軸は時間、縦軸は電位である。すなわち、走査線電圧は、実施の形態2ないし4と異なり、負極性の書き込み時の走査線電圧と、正極性の書き込み時の走査線電圧とは互いに等しくなるようにしている。

【0149】

実施の形態2同様、走査線は線順次走査である。また、信号線と走査線との波形の位相をずらすことで階調を表示している。また、信号線方向の画素の極性が、1つおきに反転している。

【0150】

また、信号線は、実施の形態4同様、隣接画素おきに極性反転するドット反転駆動をしている。

【0151】

また、実施の形態2同様、共通電極（共通電圧）の位相はいかなる階調においても同一である。また、信号線の極性を1水平期間に一度だけ必ず極性反転させている。

## 【 0 1 5 2 】

実施の形態 2 同様、走査信号の電圧が、1 H 期間の前半は大きく、後半は小さくなっており、このことによって、トランジスタの抵抗が時系列的に高くなっていくことを実現している。また、本実施の形態では書き込み時の出力は 2 値であるが、多値であってもよく、また、階段状でなく連続的であってもよい。

## 【 0 1 5 3 】

以上のような信号波形とタイミングとによって、高品位表示可能な 2 値出力信号駆動ができ、より低消費電力な液晶表示装置を得ることができる。

## 【 0 1 5 4 】

なお、以上述べたことは、パルス幅変調駆動 (PWM)、すなわち、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて、画素電極に書き込まれる電圧を制御する駆動を行う回路を、適宜調整することで実現可能である。一般に、PWM は、単発のパルスの幅自体を短くしたり伸ばしたりする駆動を指すが、本願では、それを広義に解釈し、走査線の波形と信号線の波形との位相差を変調すること (本発明の主要部) によりパルス幅を変調する駆動も含めてパルス幅変調駆動 (PWM) と称する。このようなパルス幅変調駆動を行うには、図 50 に示すように、ドットクロックに用いられる等間隔パルス (例えば VGA なら 25 MHz) を  $\gamma$  補正や画素の書き込み特性等に合わせるための補正を済ませた不等間隔パルスに変えるためのデータパルス作成回路 21 を設ける。この不等間隔パルスは、出力が  $n$  階調なら 1 H 期間 (1 水平期間) に  $n$  個用いる。この不等間隔パルスが画像信号出力ドライバである信号線ドライバ (信号線駆動回路) に送られ、内蔵されているデータカウンタ 22 にカウントされていく。その内蔵カウンタに蓄積された数と、データメモリ 23 に記憶されている出力データを表す数とを比較し、一致したときに、出力信号がオフ電位からオン電位に切り替わる。内蔵カウンタのデータは、水平同期信号を検出したときにリセットされて 0 になり、出力信号もオフ電位になる。

## 【 0 1 5 5 】

そして、画素電極に書き込まれる電圧が、信号線に供給される電圧に満たないようにするためには、上記信号線ドライバにて、上記信号線駆動電圧の設定電圧

値を高く設定する。アクティブマトリクス基板上の画素設計は、所定のゲートオン時間で充電率が100%に満たないような時定数となるように、トランジスタサイズや画素容量が設定されているため、前述の内蔵カウンタがたとえゼロであっても、信号線へ供給するパルス幅がスイッチング素子の導通期間全体に及んでいても、画素へ書き込まれた電圧は信号線駆動電圧の設定電圧値には満たない。このときの画素電圧が画素電圧の最大値として所望の値となるような分だけ、信号線駆動電圧の設定値を高く設定するのである。

## 【0156】

また、画素電極に書き込まれる電圧の最大値の該信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なるようにするためには、上記信号線ドライバにて、上記信号線駆動電圧の設定電圧値を、画素電極に書き込まれる電圧の極性に応じて設定すればよく、例えば、正極性用と負極性用とに上記設定電圧値を抵抗分割等により用意し、極性反転タイミングを示すクロック信号に同期して切り替えればよい。このとき、該信号線に供給される信号の設定電圧値は、上記同様、正極性、負極性のそれぞれに対して、画素電圧が画素電圧の最大値として所望の値となるような分だけ、信号線駆動電圧の設定値を高く設定する。

## 【0157】

また、同一階調表示時に、該画素電極に書き込まれる電圧の極性によって、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅が異なるようにするためには、正極性用と負極性用とに上記クロック生成回路やカウンタを設け、極性反転タイミングを示すクロック信号に同期してそれらを切り替えればよい。

## 【0158】

また、画素電極に書き込まれる電圧の極性ごとに該走査線一本あたりに割り当てられる時間が異なるようにするためには、1水平期間の長さを決定するための一定間隔を有するクロックのデューティ比を適宜変更するなどすればよく、そのためには、水平同期信号を不均等な間隔で生じるパルスとし、そのパルス間隔が、画素に書き込まれる電圧の極性に応じてそれぞれ異なるようにすればよい。

## 【 0 1 5 9 】

また、上記すべての画素に共通の電位を印加する共通電極と、上記画素スイッチング素子を駆動する複数の走査線とを有する上記画像表示装置に対し、上記共通電極と画素電極の電位差に応じて液晶を変位させて表示を行い、信号線に供給される電圧の振幅が、共通電極に供給される電圧の振幅と同じであるようにするためには、信号線ドライバへの電源供給回路として、対向電極への電源供給回路と同一のものを利用するようにすればよい。

## 【 0 1 6 0 】

また、前述のパルス幅変調駆動を行う回路において、オン電位とオフ電位とを 1 H 期間ごとに入れ替えることによって信号線と走査線との波形の位相ずらしを実現でき、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転しているようにするためには、1 水平期間反転駆動やドット反転駆動を行いながらパルス幅変調駆動を行えばよい。その結果、例えばある水平期間ではハイ（オフ）、ロー（オン）となり、次の水平期間では、水平期間中の極性反転の結果ロー（オフ）、ハイ（オン）となるので、この 2 つの期間の境界ではローのままで極性反転しない。そのため、従来のように水平期間の始まりと水平期間中のハイ／ローの切り替え時との両方で極性反転することで水平期間中に 2 回極性反転するのと異なり、信号線駆動電圧の周波数が増加しない。

## 【 0 1 6 1 】

ここで、1 水平期間反転駆動のとき、共通電極の位相は走査信号に対して常に一定であるため、信号線と共通電極との波形の位相をずらすことで階調を表示しているとも言える。

## 【 0 1 6 2 】

また、1 水平期間の最初は信号線の電位と共通電極の電位とは電位差が最小で、1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最大になっていてもよい。あるいは、1 水平期間の最初は信号線の電位と共通電極の電位とは電位差が最大で、1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最小になっていてもよい。



## 【 0 1 6 3 】

また、正極性の書き込みと負極性の書き込みとで走査線の振幅を変えるようにするためには、例えば一方の電圧値から抵抗分割等で他方の電圧値を生成するなどすればよい。

## 【 0 1 6 4 】

また、走査線に供給される電圧の振幅の差が共通電極に供給される電圧の振幅と同一であるようにするためには、上記の抵抗分割で生じる差に相当する電圧を共通電極への印加電圧とすればよい。

## 【 0 1 6 5 】

また、1つの画素に書き込む時間の前半から後半にかけてトランジスタの抵抗が時系列的に高くなるようにするためには、該トランジスタのゲート電圧を時系列的に減少させればよい。

## 【 0 1 6 6 】

また、上記トランジスタの抵抗の変動を、ゲート電圧の変動で行うようにするためには、該トランジスタのゲート電圧を時系列的に減少させればよく、そのためには、例えば階段状に減少させるには、所定の複数の電圧値を抵抗分割等により用意し、1水平期間の長さを決めるクロックを適宜分周して得たクロックを利用したタイミングで、これらの電圧値を切り替えるようにすればよい。また、連続的に減少させるには、ゲート電圧のオン電圧を作る回路に、微分回路を付加すればよい。

## 【 0 1 6 7 】

なお、本発明の画像表示装置は、基板上に形成された複数の画素電極と、該画素電極に個別に接続される画素スイッチング素子と、該画素スイッチング素子を介して画素電極と接続された複数の信号線を少なくとも有し、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御する画像表示装置において、画素電極に書き込まれる電圧が、信号線に供給される電圧に満たないように構成してもよい。

## 【 0 1 6 8 】

また、本発明の画像表示装置は、上記構成において、画素電極に書き込まれる

電圧の最大値が、信号線に供給される電圧の 80%以上 98%以下であるように構成してもよい。

## 【0169】

したがって、多階調の表示装置においてもパルスの間隔が小さくなりすぎることが緩和され、消費電力の増加や温度などの外的要因による階調レベルの変化が発生することが防止される。

## 【0170】

また、本発明の画像表示装置は、上記構成において、画素電極に書き込まれる電圧の最大値の該信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なるように構成してもよい。

## 【0171】

したがって、書き込み電圧の極性によるスイッチング素子の違いにかかわらず、所望の充電電圧を得ることができる。さらに、表示階調によって液晶層部分の容量が異なることにより、最適対向電圧が変化するというアクティブマトリクス型液晶表示装置の一般的な問題に対しても対応することができる。

## 【0172】

また、本発明の画像表示装置は、基板上に形成された複数の画素電極と、画素電極に個別に接続される画素スイッチング素子と、画素スイッチング素子を駆動する複数の走査線と、画素スイッチング素子を介して画素電極と接続された複数の信号線とを有し、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御し、共通電極と画素電極の電位差に応じて液晶を変位させて表示を行う液晶表示装置において、画素電極に書き込まれる電圧は信号線に供給される電圧に満たないようにされており、信号線に供給される電圧の振幅は共通電極に供給される電圧の振幅と同じであるように構成してもよい。

## 【0173】

したがって、信号線ドライバへの電源供給回路を対向電極のそれと同一のものを利用することができるため、電圧作成にかかるロスが少なくてすむ。従来はたとえ信号線と対向電極の振幅が同じであっても、表示階調によって液晶層部分の

容量が異なることによって、最適対向電圧が変化するというアクティブマトリクス型液晶表示装置の一般的な問題により、DCレベルが異なるため同一の電源回路からの供給ができなかったが、黒表示すなわち最も画素電位を高く充電される状態においても、画素電極に書き込まれる電圧は信号線に供給される電圧に満たないようにすること、および信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なるようにすることで、上記目的を達成することができる。

## 【 0 1 7 4 】

また、本発明の画像表示装置の駆動方法は、基板上に形成された複数の画素電極と、画素電極に個別に接続される画素スイッチング素子と、画素スイッチング素子を駆動する複数の走査線と、画素スイッチング素子を介して画素電極と接続された複数の信号線とを有し、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御し、共通電極と画素電極の電位差に応じて液晶を変位させて表示を行う液晶表示装置の駆動方法において、同一階調表示時に、該画素電極に書き込まれる電圧の極性によって、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅が異なるように構成してもよい。

## 【 0 1 7 5 】

したがって、表示階調によって液晶層部分の容量が異なるために、最適対向電圧が変化するというアクティブマトリクス型液晶表示装置の一般的な問題に対しても対応することができる。

## 【 0 1 7 6 】

また、本発明の画像表示装置の駆動方法は、基板上に形成された複数の画素電極と、画素電極に個別に接続される画素スイッチング素子と、画素スイッチング素子を駆動する複数の走査線と、画素スイッチング素子を介して画素電極と接続された複数の信号線とを有し、該画素スイッチング素子の導通期間における該信号線へ供給されるパルス幅に応じて画素電極に書き込まれる電圧を制御し、共通電極と画素電極の電位差に応じて液晶を変位させて表示を行う液晶表示装置の駆動方法において、画素電極に書き込まれる電圧の極性ごとに、該走査線一本あた

りに割り当てられる時間が異なるように構成してもよい。

【 0 1 7 7 】

したがって、書き込み電圧の極性によるスイッチング素子の違いにかかわらず、所望の充電電圧を得ることができる。さらに、表示階調によって液晶層部分の容量が異なることにより、最適対向電圧が変化するというアクティブマトリクス型液晶表示装置の一般的な問題に対しても対応することができる。しかも、表示装置の動作の周波数によって決定される限られた期間の中で、プラス書き込み時とマイナス書き込み時のそれぞれに最適な期間を割り当てることができ、多階調の表示装置においてもパルスの間隔が小さくなりすぎることをさらに緩和することが容易になり、消費電力の増加や温度などの外的要因による階調レベルの変化が発生することが防止される。

【 0 1 7 8 】

また、本発明の画像表示装置の駆動方法は、TFT-LCD、すなわちTFT（薄膜トランジスタ）方式の液晶表示装置において信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が1つおきに反転しているように構成してもよい。

【 0 1 7 9 】

また、本発明の画像表示装置の駆動方法は、TFT-LCDにおいて信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、コモン（共通電極）の位相はいかなる階調においても同一であるように構成してもよい。

【 0 1 8 0 】

また、本発明の画像表示装置の駆動方法は、TFT-LCDにおいて信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、正極性の書き込みと負極性の書き込みとで走査線の振幅を変えるように構成してもよい。

【 0 1 8 1 】

また、本発明の画像表示装置の駆動方法は、上記の構成において、走査線に供

給される電圧の振幅の差がコモン（共通電極）に供給される電圧の振幅と同一であるように構成してもよい。

## 【 0 1 8 2 】

また、本発明の画像表示装置の駆動方法は、T F T - L C Dにおいて信号線に供給される電圧が2値であってその電圧のパルス幅で階調を表示する画像表示装置の駆動方法において、1つの画素に書き込む時間の前半から後半にかけてトランジスタの抵抗が時系列的に高くなるように構成してもよい。

## 【 0 1 8 3 】

また、本発明の画像表示装置の駆動方法は、上記の構成において、上記トランジスタの抵抗の変動を、ゲート電圧の変動で行うように構成してもよい。

## 【 0 1 8 4 】

また、本発明の画像表示装置の駆動方法は、上記の構成において、信号線の極性を1水平期間に一度だけ必ず極性反転させるように構成してもよい。

## 【 0 1 8 5 】

## 【発明の効果】

以上のように、本発明の画像表示装置の駆動方法は、画素電極に書き込まれる電圧が、信号線に供給される電圧に満たない構成である。

## 【 0 1 8 6 】

これにより、階調レベルが高いときでも、要求されるパルスの間隔が小さくなりすぎることを緩和することができる。それゆえ、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

## 【 0 1 8 7 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、画素電極に書き込まれる電圧の最大値の該信号線に供給される電圧に対する到達率が、該画素電極に書き込まれる電圧の極性によって異なる構成である。

## 【 0 1 8 8 】

これにより、書き込み電圧の極性による充電特性の緩急の違いに応じて到達率を変化させることで、いずれの極性においても、所望の充電電圧を得ることができる。それゆえ、上記の構成による効果に加えて、書き込み電圧の極性による画

素スイッチング素子の充電特性の違いや表示階調による最適対向電圧の違いにかかわらず、所望の充電電圧を得ることができるという効果を奏する。

## 【 0 1 8 9 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、同一階調表示時に、該画素電極に書き込まれる電圧の極性によって、該画素スイッチング素子の導通期間における該信号線へ供給される電圧のパルス幅が異なる構成である。

## 【 0 1 9 0 】

これにより、書き込み電圧の極性による充電特性の緩急の違いに応じて上記パルス幅を変化させることで、いずれの極性においても、所望の充電電圧を得ることができる。それゆえ、上記の構成による効果に加えて、書き込み電圧の極性による画素スイッチング素子の充電特性の違いや表示階調による最適対向電圧の違いにかかわらず、所望の充電電圧を得ることができるという効果を奏する。

## 【 0 1 9 1 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、画素電極に書き込まれる電圧の極性ごとに、該走査線一本あたりに割り当てられる時間が異なる構成である。

## 【 0 1 9 2 】

これにより、書き込み電圧の極性による充電特性の緩急の違いに応じて走査線一本あたりに割り当てられる時間を変化させることで、いずれの極性においても、所望の充電電圧を得ることができる。それゆえ、上記の構成による効果に加えて、書き込み電圧の極性による画素スイッチング素子の充電特性の違いや表示階調による最適対向電圧の違いにかかわらず、所望の充電電圧を得ることができるという効果を奏する。

## 【 0 1 9 3 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、上記すべての画素に共通の電位を印加する共通電極と、上記画素スイッチング素子を駆動する複数の走査線とを有する上記画像表示装置に対し、上記共通電極と画素電極の電位差に応じて液晶を変位させて表示を行い、信号線に供給される電圧の振幅が

、共通電極に供給される電圧の振幅と同じである構成である。

【 0 1 9 4 】

これにより、最も画素電位を高く充電される状態においても、表示階調によって最適対向電圧が変化しても、同一の電源回路から電圧供給しても支障がなくなる。それゆえ、上記の構成による効果に加えて、信号線ドライバへの電源供給回路として、対向電極への電源供給回路と同一のものを利用することができ、電圧作成にかかるロスが少なくすむという効果を奏する。

【 0 1 9 5 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、画素電極に書き込まれる電圧の振幅の最大値が、信号線に供給される電圧の振幅の 8 0 % 以上 9 8 % 以下である構成である。

【 0 1 9 6 】

これにより、充電時間の伸びに対する画素電圧の増加がほとんどなく、画素電圧の増加に対する液晶の透過率の増加も大きくない非常に効率の悪い領域を削ることができる。それゆえ、上記の構成による効果に加えて、充電特性の線形性を向上させることができるという効果を奏する。

【 0 1 9 7 】

また、本発明の画像表示装置の駆動方法は、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転している構成である。

【 0 1 9 8 】

これにより、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

【 0 1 9 9 】

また、本発明の画像表示装置の駆動方法は、信号線と共通電極との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性が 1 つおきに反転している構成である。

【 0 2 0 0 】

これにより、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

## 【 0 2 0 1 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、共通電極の波形の位相は、走査線の波形の位相に対して、一定の位相差を有している構成である。

## 【 0 2 0 2 】

これにより、階調を表示する上で信号線の波形の位相をずらす対象として、走査線と共通電極とのうちから選ぶことができる。それゆえ、上記の構成による効果に加えて、より柔軟に回路を設計することができるという効果を奏する。

## 【 0 2 0 3 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最大になっている構成である。

## 【 0 2 0 4 】

これにより、1 水平期間の最終へ向けての画素電極への充電の度合いを可変することによって、水平期間終了後の画素電極の電位すなわち階調を制御することができる。それゆえ、上記の構成による効果に加えて、より簡素な構成で、階調表示を行うことができるという効果を奏する。

## 【 0 2 0 5 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、1 水平期間の最終では信号線の電位と共通電極の電位とは電位差が最小になっている構成である。

## 【 0 2 0 6 】

これにより、1 水平期間の最終へ向けての画素電極からの放電の度合いを可変することによって、水平期間終了後の画素電極の電位すなわち階調を制御することができる。それゆえ、上記の構成による効果に加えて、より簡素な構成で、階調表示を行うことができるという効果を奏する。



## 【 0 2 0 7 】

また、本発明の画像表示装置の駆動方法は、正極性の書き込みと負極性の書き込みとで走査線の振幅を変える構成である。

## 【 0 2 0 8 】

これにより、正極性時の書き込みと負極性時の書き込みとで書き込み能力の差を小さくすることができ、3端子素子であるTFTを用いても、トランジスタのオン抵抗の書き込み初期状態を、あらゆる場合で揃えることができる。それゆえ、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

## 【 0 2 0 9 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、走査線に供給される電圧の振幅の差が共通電極に供給される電圧の振幅と同一である構成である。

## 【 0 2 1 0 】

これにより、余分な電源電圧を作る必要がない。それゆえ、上記の構成による効果に加えて、部品点数や消費電力の増加をより抑えることができるという効果を奏する。

## 【 0 2 1 1 】

また、本発明の画像表示装置の駆動方法は、1つの画素に書き込む時間の前半から後半にかけて、信号線から画素への信号印加をオンオフするトランジスタの抵抗が時系列的に高くなる構成である。

## 【 0 2 1 2 】

これにより、パルス幅変調駆動方法で要求される中間調表現において要求される時間分解能の精度を緩和することができる。それゆえ、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

## 【 0 2 1 3 】

また、本発明の画像表示装置の駆動方法は、上記の構成に加えて、上記トランジスタの抵抗の変動を、ゲート電圧の変動で行う構成である。

## 【 0 2 1 4 】

これにより、上記トランジスタの抵抗を変動させるための新たな素子を作る必要がない。それゆえ、上記の構成による効果に加えて、部品点数や消費電力の増加をより抑えることができるという効果を奏する。

## 【 0 2 1 5 】

また、本発明の画像表示装置の駆動装置は、1水平期間ごとに極性反転する電圧波形の位相を、走査線の電圧波形の位相から、表示画像の階調データに応じてずらした信号を、信号線に供給する信号線駆動部を備えた構成である。

## 【 0 2 1 6 】

これにより、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

## 【 0 2 1 7 】

また、本発明の画像表示装置の駆動装置は、1水平期間ごとに極性反転する電圧波形の位相を、共通電極の電圧波形の位相から、表示画像の階調データに応じてずらした信号を、信号線に供給する信号線駆動部を備えた構成である。

## 【 0 2 1 8 】

これにより、いかなる階調であっても、信号線の周波数を上げることなく表現することができるようになる。それゆえ、パルス幅変調駆動を行う多階調の画像表示装置において、消費電力の増加を抑えながら、良好な多階調表示を実現することができるという効果を奏する。

## 【図面の簡単な説明】

## 【図 1】

本発明の駆動における画素電圧の状態を示すグラフである。

## 【図 2】

本発明の駆動における画素電圧の状態を示すグラフである。

## 【図 3】

本発明の駆動における画素電圧の状態を示すグラフである。

## 【図 4】

本発明の駆動における画素電圧の状態を示すグラフである。

【図 5】

本発明の駆動における画素電圧の状態を示すグラフである。

【図 6】

本発明の駆動における画素電圧の状態を示すグラフである。

【図 7】

本発明の駆動信号を示すタイミングチャートである。

【図 8】

本発明の駆動信号を示すタイミングチャートである。

【図 9】

本発明の駆動信号を示すタイミングチャートである。

【図 1 0】

本発明の駆動信号を示すタイミングチャートである。

【図 1 1】

本発明の駆動信号を示すタイミングチャートである。

【図 1 2】

本発明の駆動における画素電圧の状態を示すグラフである。

【図 1 3】

本発明の駆動における画素電圧の状態を示すグラフである。

【図 1 4】

本発明の駆動信号を示すタイミングチャートである。

【図 1 5】

本発明の駆動信号を示すタイミングチャートである。

【図 1 6】

本発明の駆動信号を示すタイミングチャートである。

【図 1 7】

本発明の駆動信号を示すタイミングチャートである。

【図 1 8】

単位画素の等価回路を示す回路図である。

【図 1 9】

本発明のパルス幅変調駆動方法の信号波形を示す説明図である。

【図 2 0】

信号線の波形の位相をずらす回路の構成例を示すブロック図である。

【図 2 1】

図 2 0 の各信号のタイミングを示すタイミングチャートである。

【図 2 2】

信号線の信号を出力する回路の構成例を示すブロック図である。

【図 2 3】

図 2 2 の構成において出力する信号を示す説明図である。

【図 2 4】

1 水平期間反転駆動において充電で階調表示する場合の任意の画素における各信号の波形を示す説明図である。

【図 2 5】

1 水平期間反転駆動において放電で階調表示する場合の任意の画素における各信号の波形を示す説明図である。

【図 2 6】

各信号の駆動条件を示す説明図である。

【図 2 7】

図 2 6 の場合の位相差に対する反射率の特性を示すグラフである。

【図 2 8】

液晶の T-V 曲線を示すグラフである。

【図 2 9】

ソース振幅が従来の電圧変調駆動方法の場合と同等の場合の、パルス幅変調駆動方法の階調特性を示すグラフである。

【図 3 0】

ソース振幅が従来の電圧変調駆動方法の場合より大きい場合の、パルス幅変調駆動方法の階調特性を示すグラフである。

【図 3 1】

ソース振幅が従来の電圧変調駆動方法の場合より大きい場合で、正極性の書き込み時における、パルス幅変調駆動方法の階調特性を示すグラフである。

【図 3 2】

ソース振幅が従来の電圧変調駆動方法の場合より大きい場合で、負極性の書き込み時における、パルス幅変調駆動方法の階調特性を示すグラフである。

【図 3 3】

ソース振幅が従来の電圧変調駆動方法の場合と同等の場合で、かつ、書き込み時のゲート電圧の振幅を次第に小さくした場合の、パルス幅変調駆動方法の階調特性を示すグラフである。

【図 3 4】

(a) は、ゲートドライバの構成例を示すブロック図であり、(b) は、ゲートドライバから出力される走査線信号の波形を示す説明図である。

【図 3 5】

(a) は、ゲートドライバの構成例を示すブロック図であり、(b) は、ゲートドライバから出力される走査線信号の波形を示す説明図である。

【図 3 6】

T F T の各電極構成を示す説明図である。

【図 3 7】

正極性時における T F T の各電極の電位波形を示す説明図である。

【図 3 8】

負極性時における T F T の各電極の電位波形を示す説明図である。

【図 3 9】

本発明の正極性時における T F T の各電極の電位波形を示す説明図である。

【図 4 0】

本発明の負極性時における T F T の各電極の電位波形を示す説明図である。

【図 4 1】

ゲート電位の信号波形を示すタイミングチャートである。

【図 4 2】

ソース電位の信号波形を示すものであり、同図 (a) は垂直期間  $V T_1$  にお

るタイミングチャートであり、同図（b）は垂直期間 $VT_2$ におけるタイミングチャートである。

【図 4 3】

共通電圧の信号波形を示すものであり、同図（a）は垂直期間 $VT_1$ におけるタイミングチャートであり、同図（b）は垂直期間 $VT_2$ におけるタイミングチャートである。

【図 4 4】

単位画素の等価回路を示す回路図である。

【図 4 5】

ソース電位の信号波形を示すものであり、同図（a）は垂直期間 $VT_1$ におけるタイミングチャートであり、同図（b）は垂直期間 $VT_2$ におけるタイミングチャートである。

【図 4 6】

共通電圧の信号波形を示すものであり、同図（a）は垂直期間 $VT_1$ におけるタイミングチャートであり、同図（b）は垂直期間 $VT_2$ におけるタイミングチャートである。

【図 4 7】

共通電圧の信号波形を示すものであり、同図（a）は垂直期間 $VT_1$ におけるタイミングチャートであり、同図（b）は垂直期間 $VT_2$ におけるタイミングチャートである。

【図 4 8】

ドット反転駆動において充電で階調表示する場合の任意の画素における各信号の波形を示す説明図である。

【図 4 9】

ゲート電位の信号波形を示すタイミングチャートである。

【図 5 0】

信号線の信号を出力する回路の構成例を示すブロック図である。

【図 5 1】

従来の電圧変調駆動方法におけるソース信号波形を示す説明図である。

【図 5 2】

従来のパルス幅変調駆動方法におけるソース信号波形を示す説明図である。

【図 5 3】

従来の駆動における画素電圧の状態を示すグラフである。

【図 5 4】

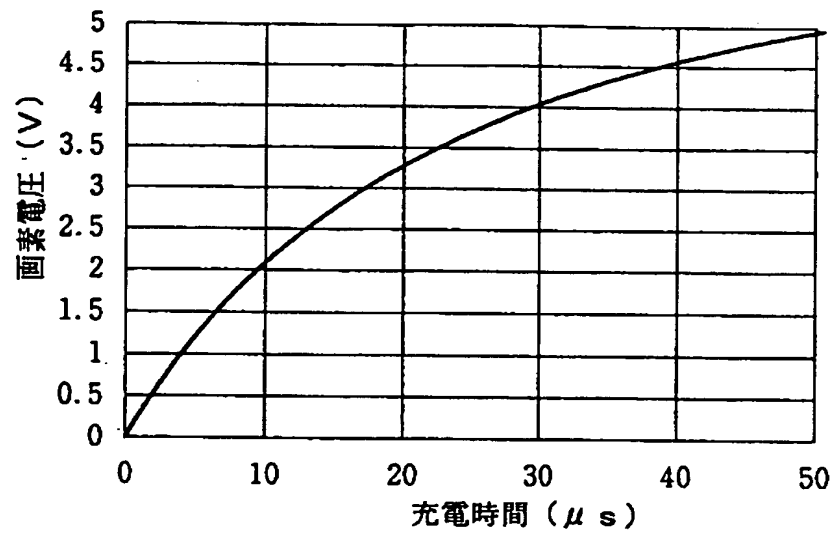
従来の駆動における画素電圧の状態を示すグラフである。

【符号の説明】

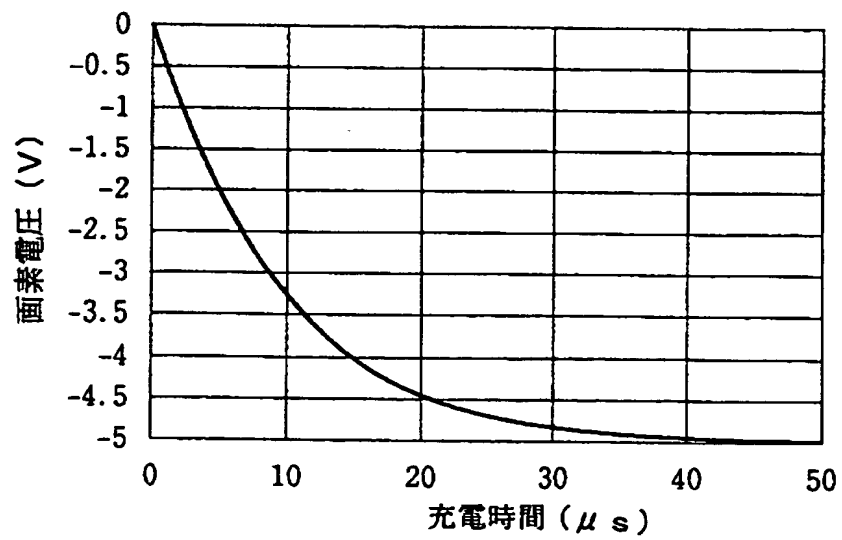
- 1 1      Hカウンタ（信号線駆動部）
- 1 2      Hデコーダ（信号線駆動部）
- 1 3      Vカウンタ（信号線駆動部）
- 1 4      Vデコーダ（信号線駆動部）
- 1 5      タイミング調整器（信号線駆動部）
- 2 1      データパルス作成回路（信号線駆動部）
- 2 2      データカウンタ（信号線駆動部）
- 2 3      データメモリ（信号線駆動部）
- 4 1      ゲートドライバ
- C 1、C 2、C n      電圧変換器
- C lc      液晶容量
- C OM      対向電極
- C s      補助容量
- S 1、S 2、S n      セレクタ
- V g      走査線電圧
- V s      信号線電圧
- V com      共通電圧
- V T<sub>1</sub>、V T<sub>2</sub>      1 垂直期間

【書類名】 図面

【図 1】

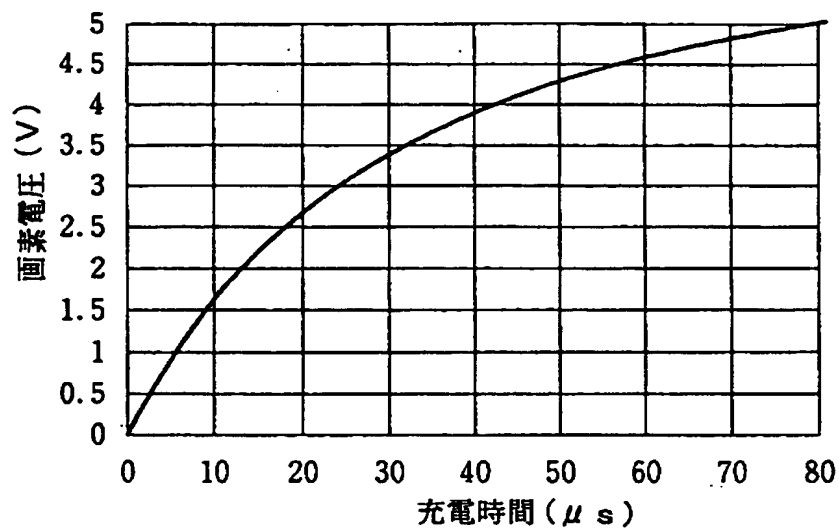


【図 2】

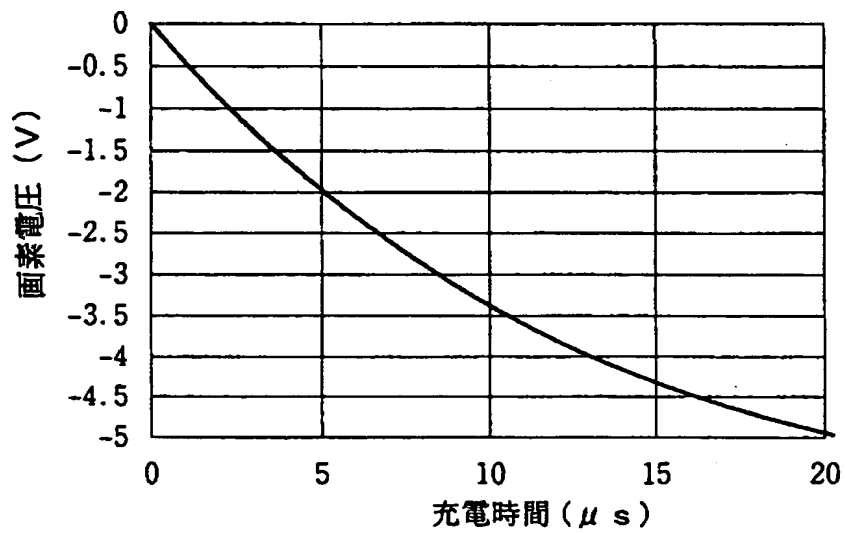




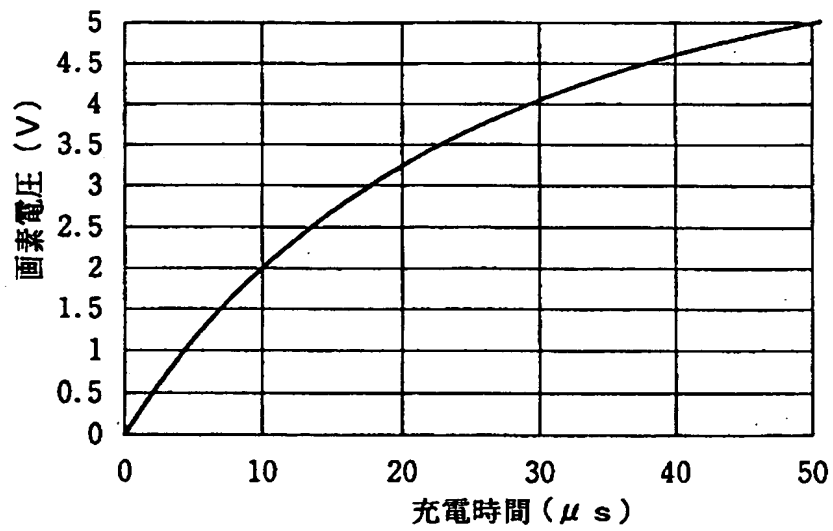
【図 3】



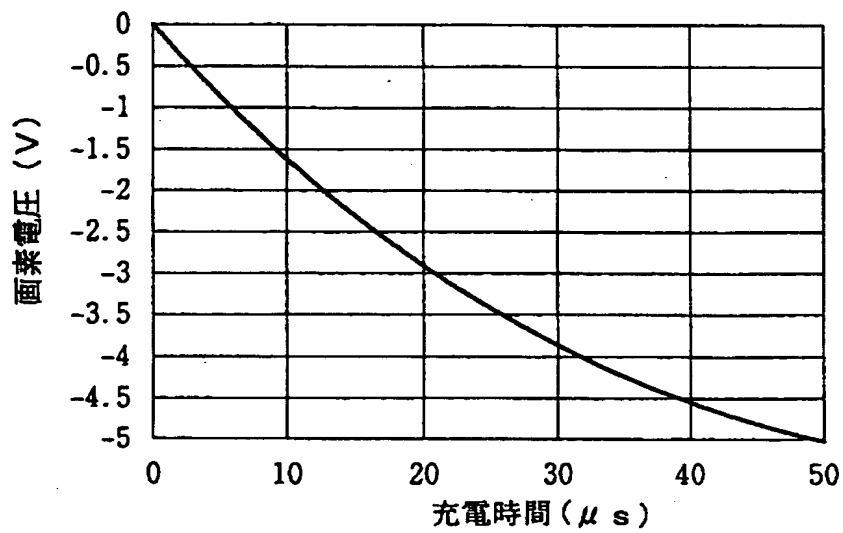
【図 4】



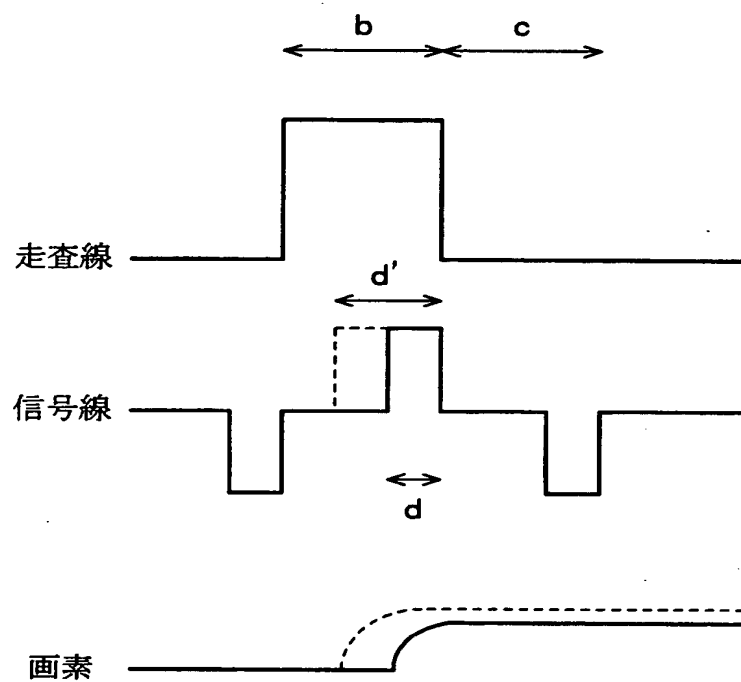
【図 5】



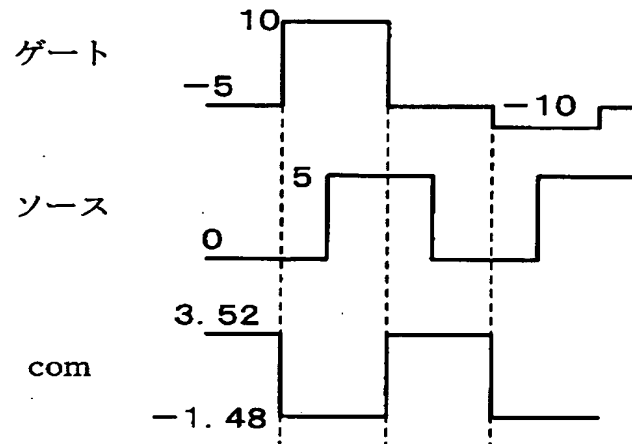
【図 6】



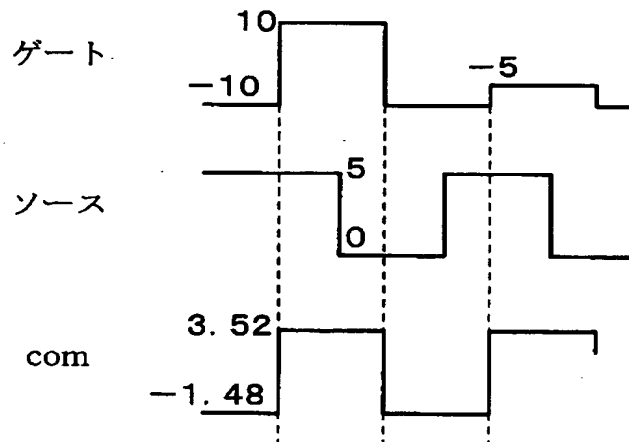
【図7】



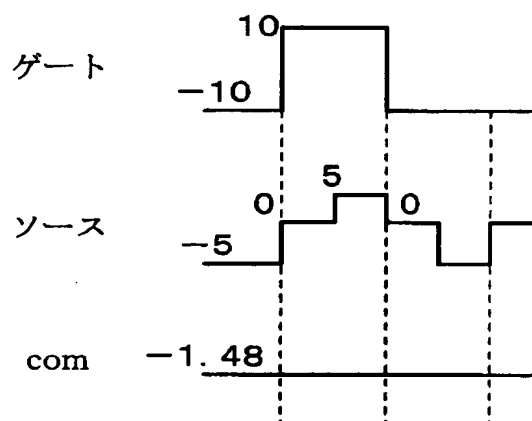
【図 8】



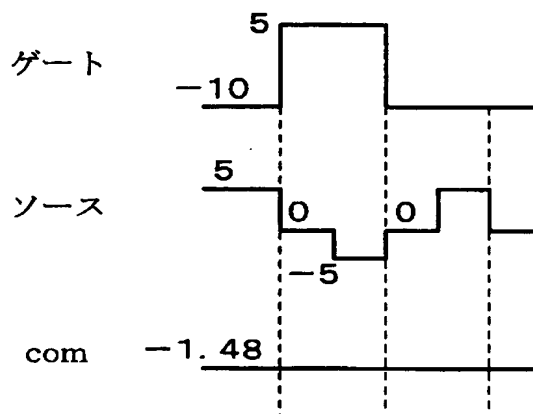
【図 9】



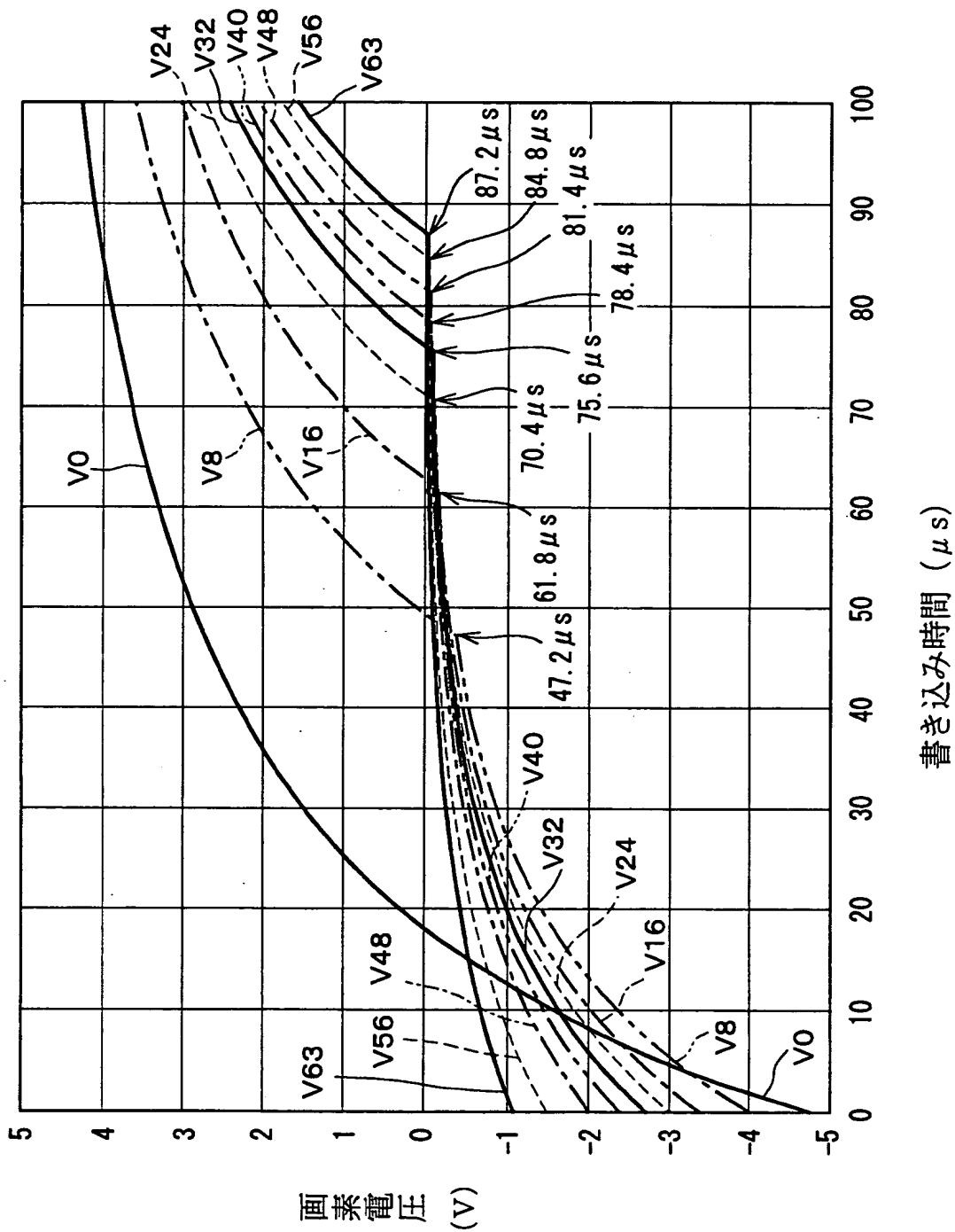
【図 1 0】



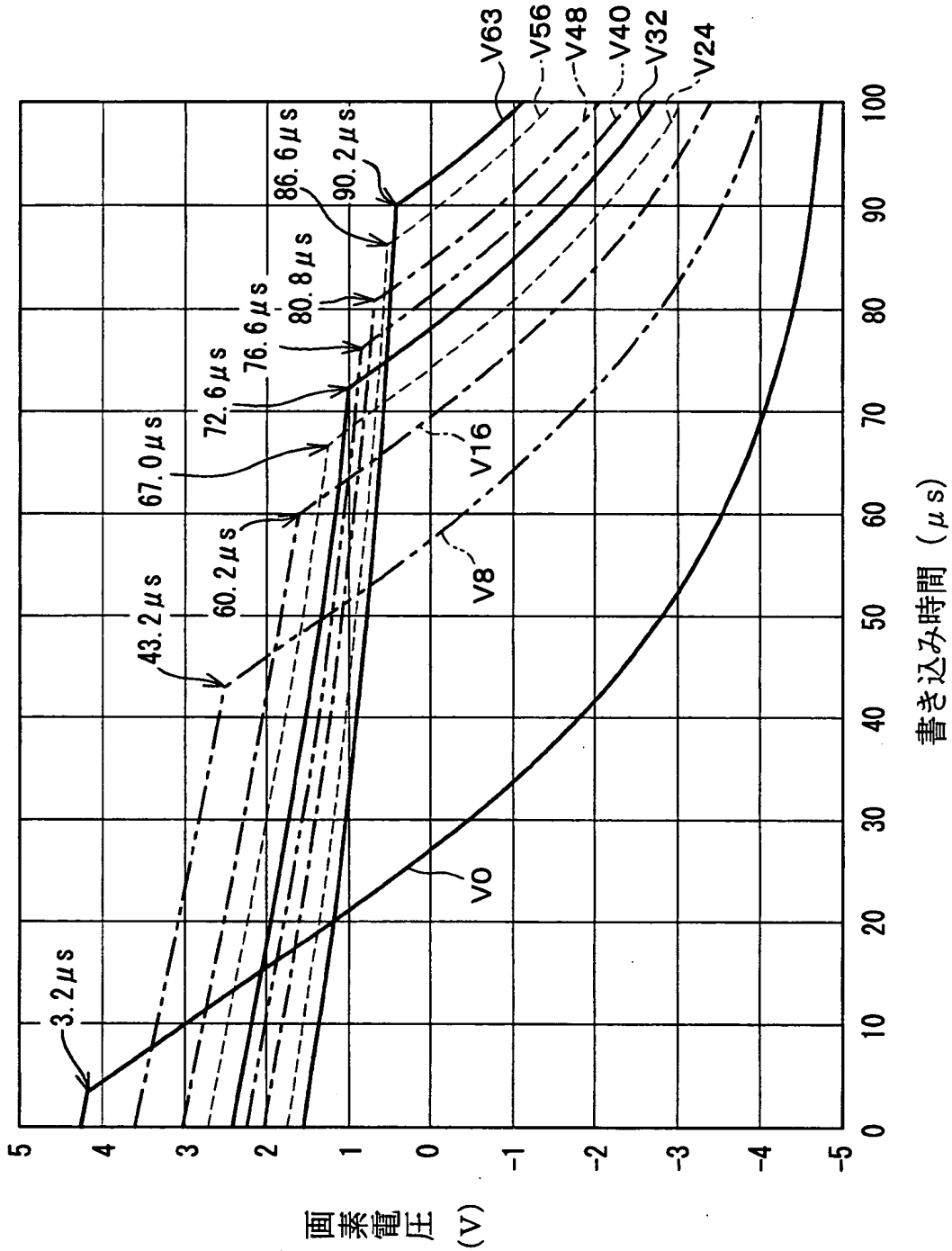
【図 1 1】



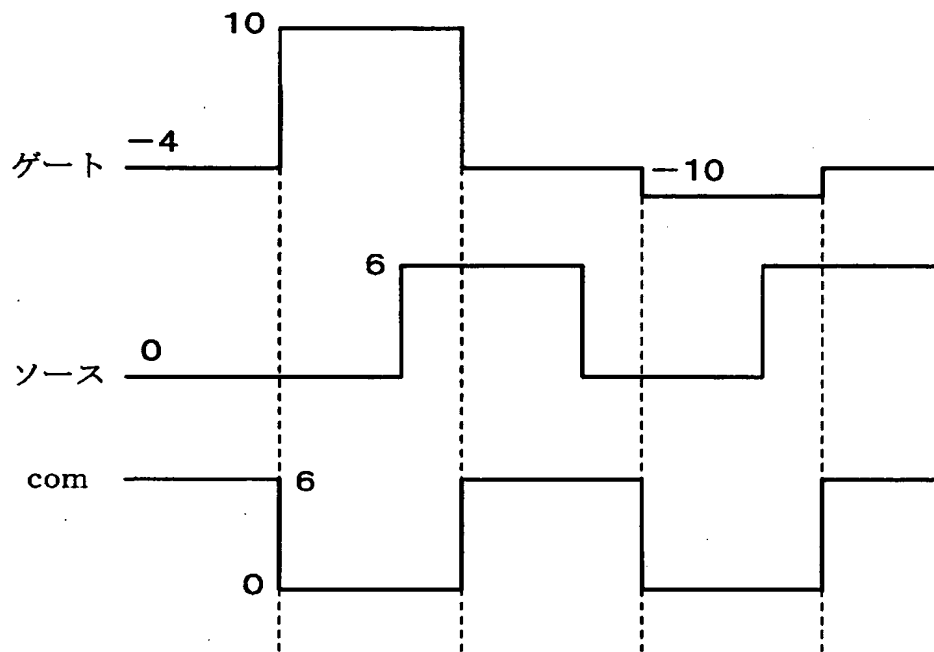
【図12】



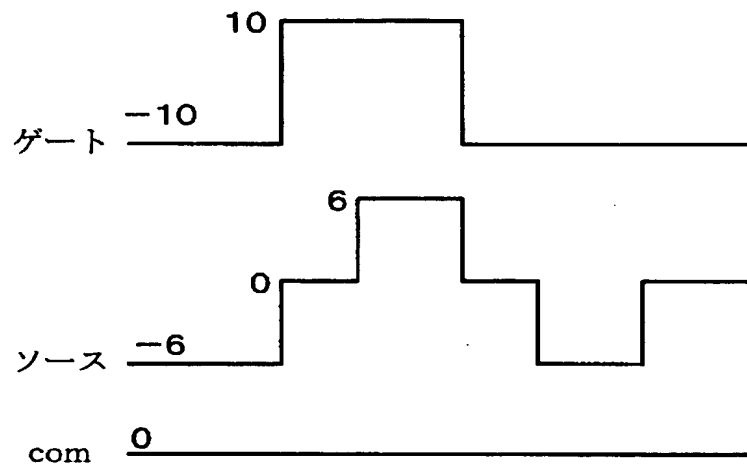
【図 13】



【図 14】

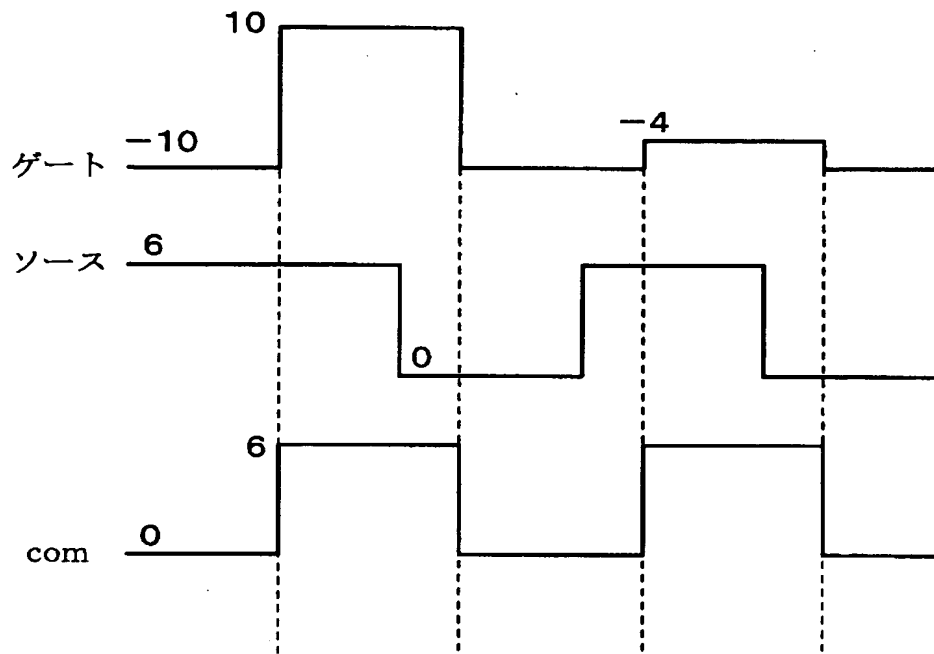


【図 15】

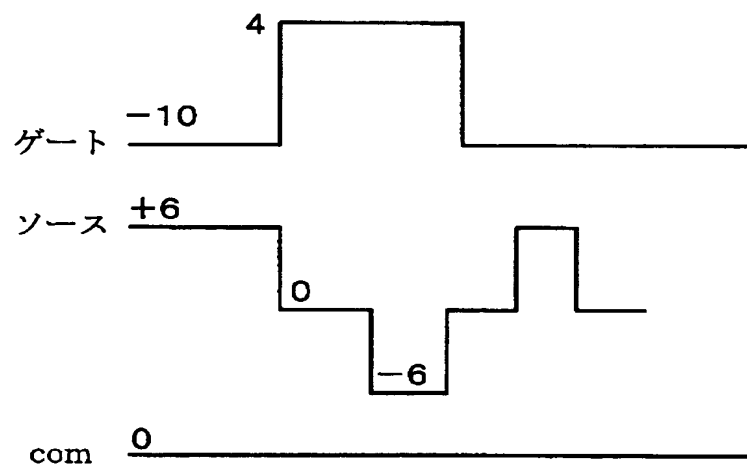




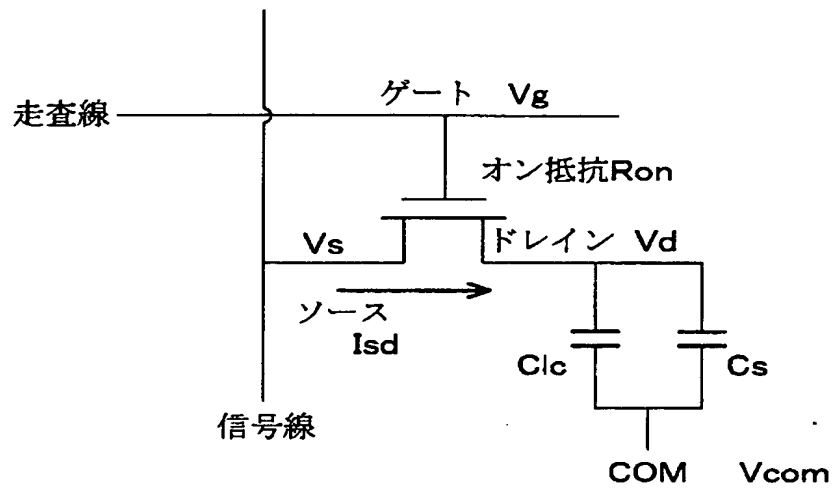
【図 1 6】



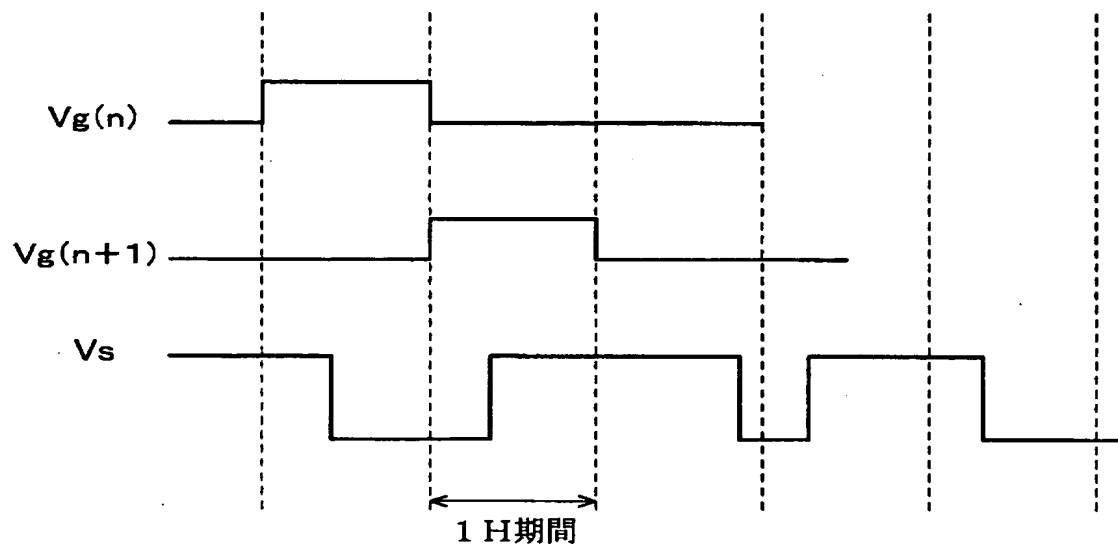
【図 1 7】



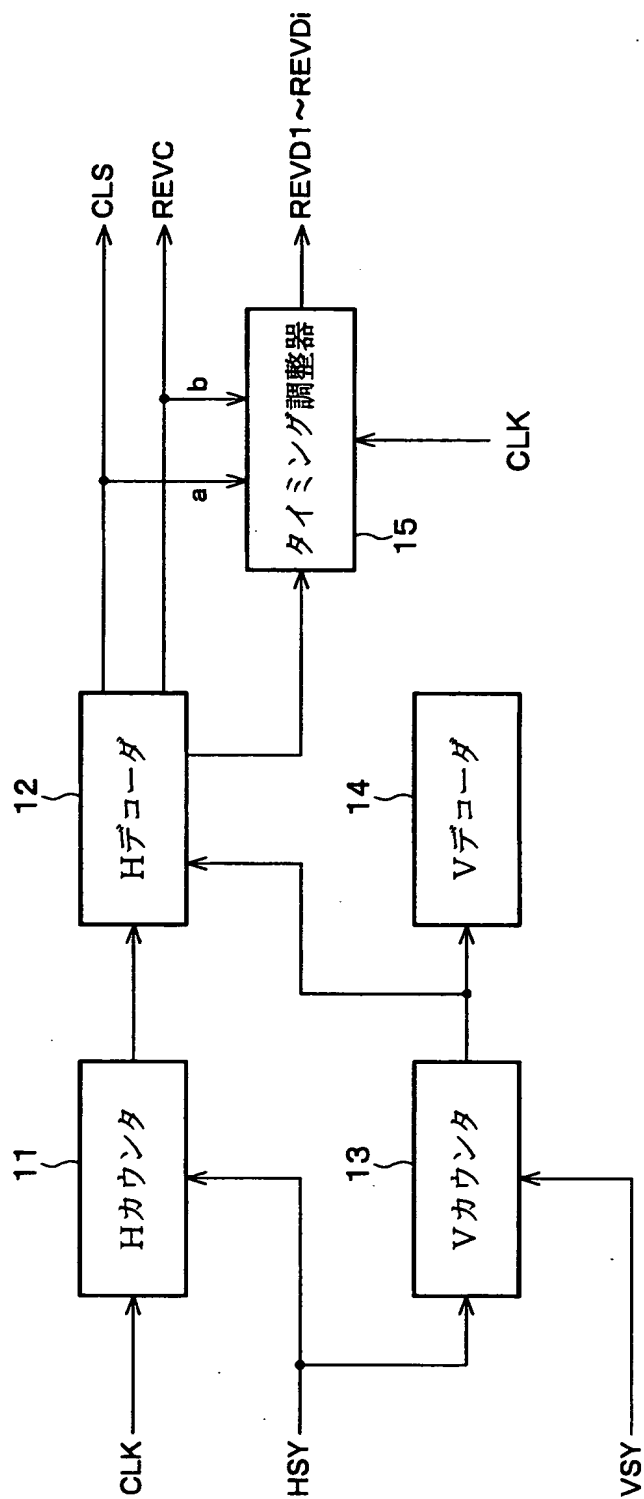
【図 1 8】



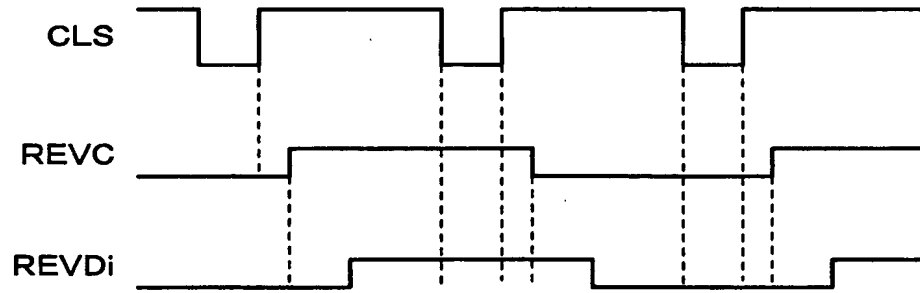
【図 1 9】



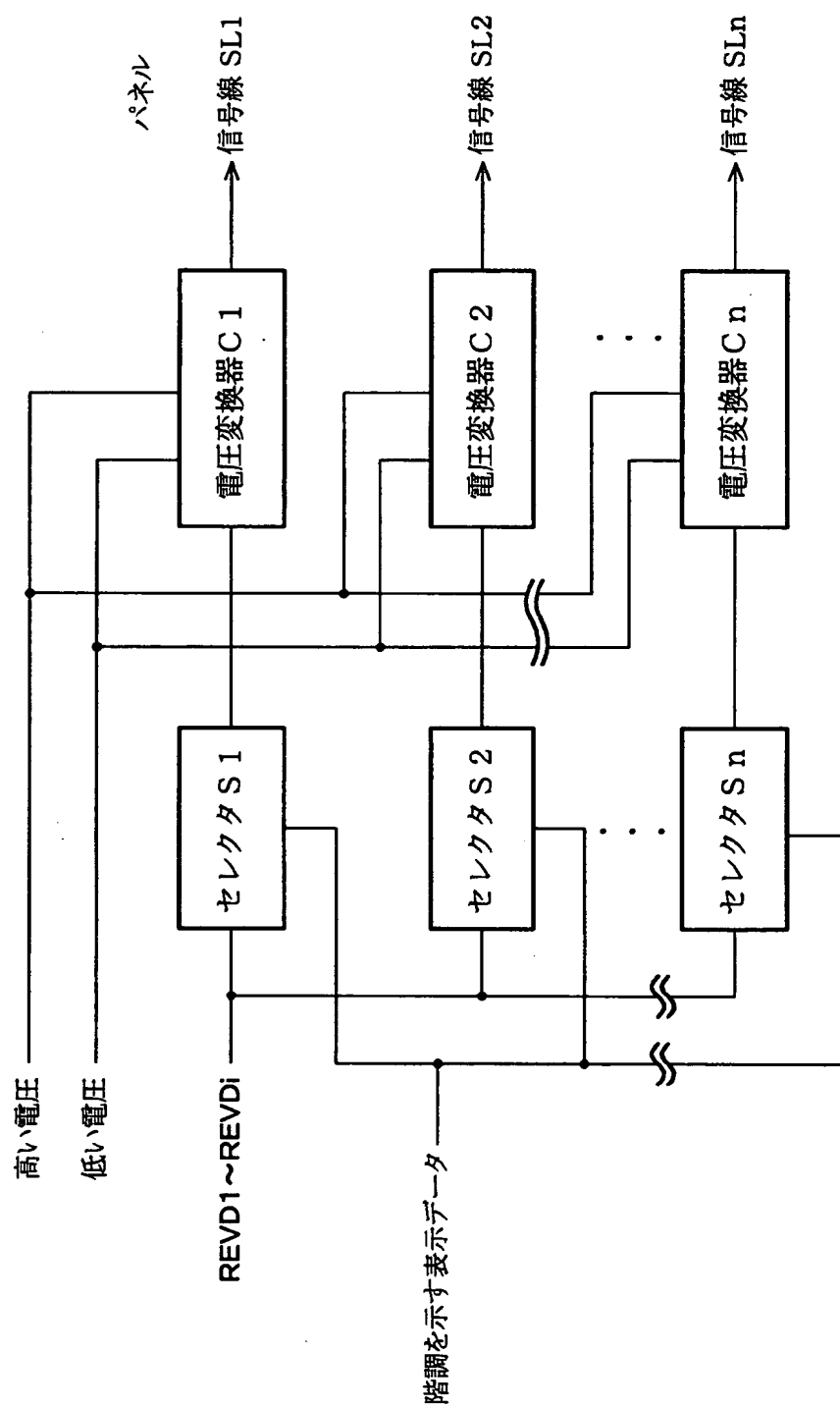
【図 20】



【図 2 1】



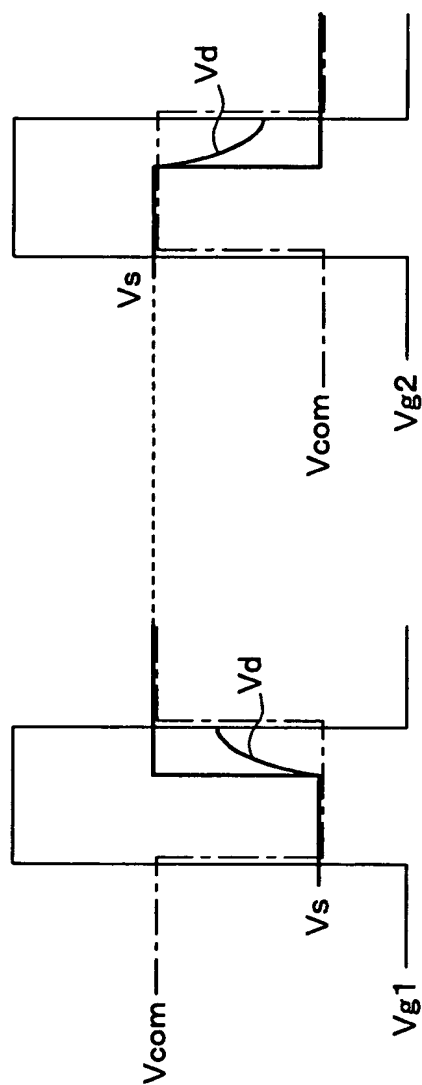
【图 2 2】



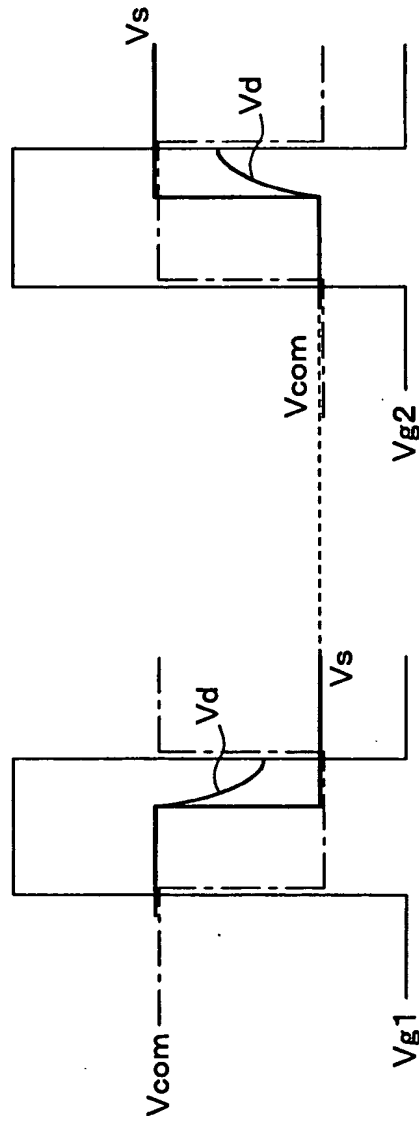
【図 2 3】

基準電圧	充電利用	放電利用
	信号出力	信号出力
low	low → high	high → low
high	high → low	low → high

【図 24】

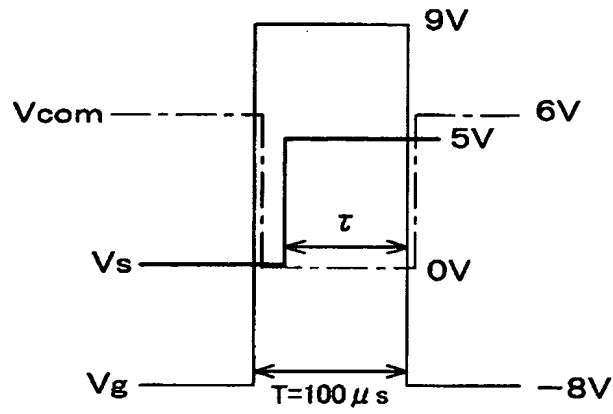


【図 25】

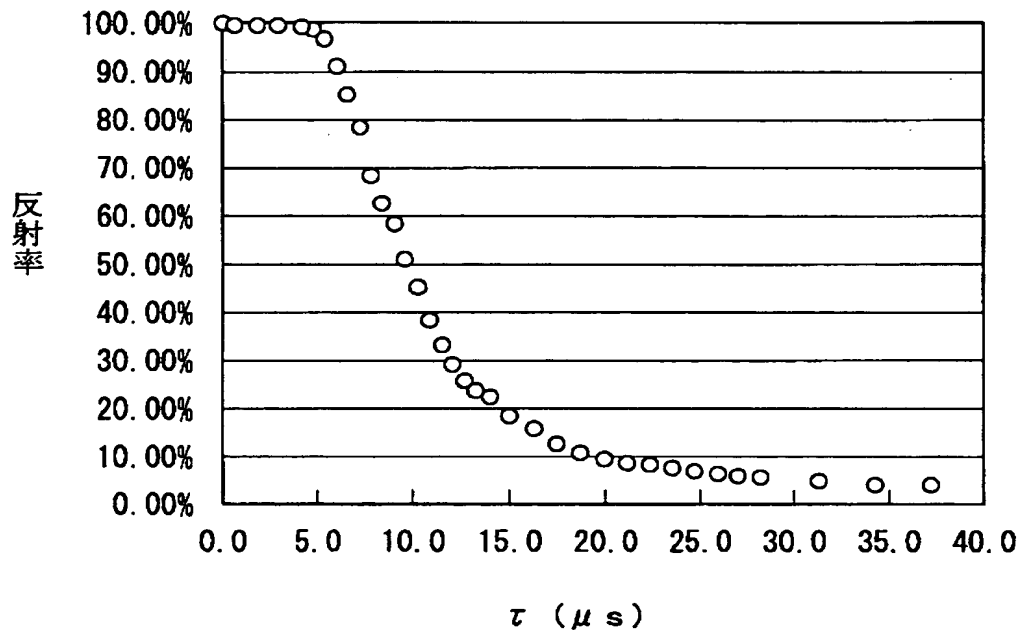




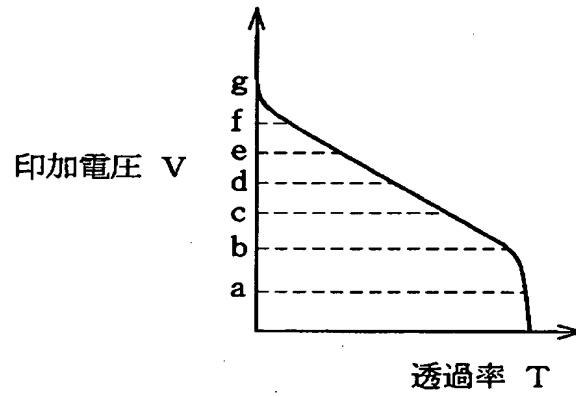
【図 2 6】



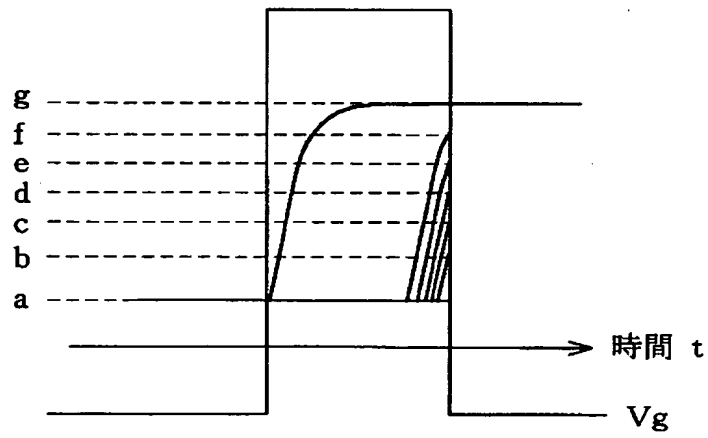
【図 2 7】



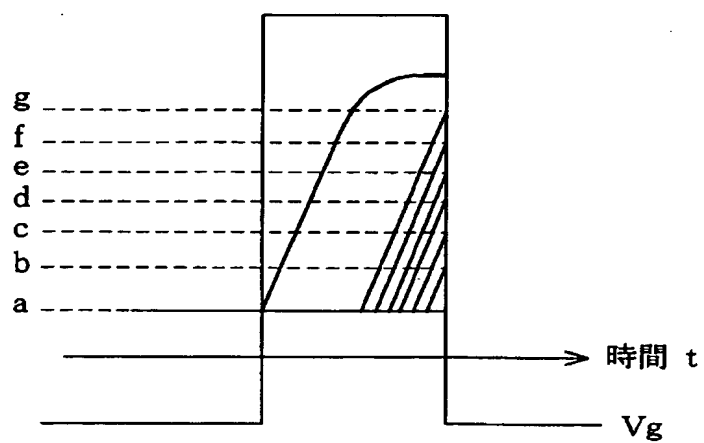
【図 28】



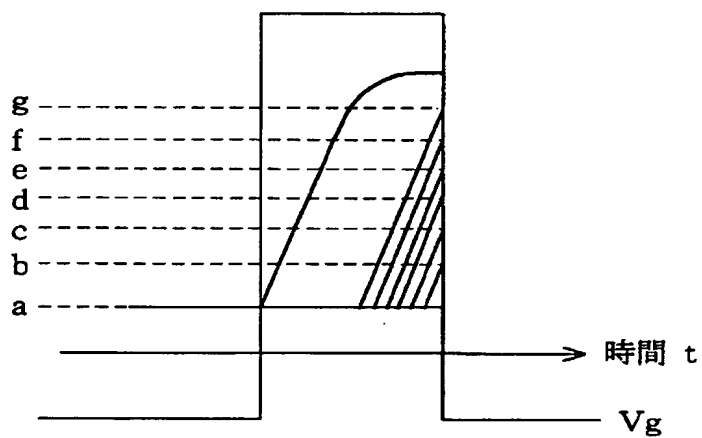
【図 29】



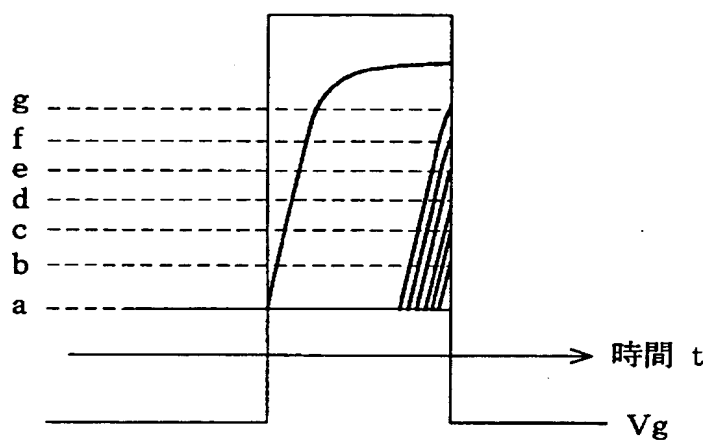
【図 30】



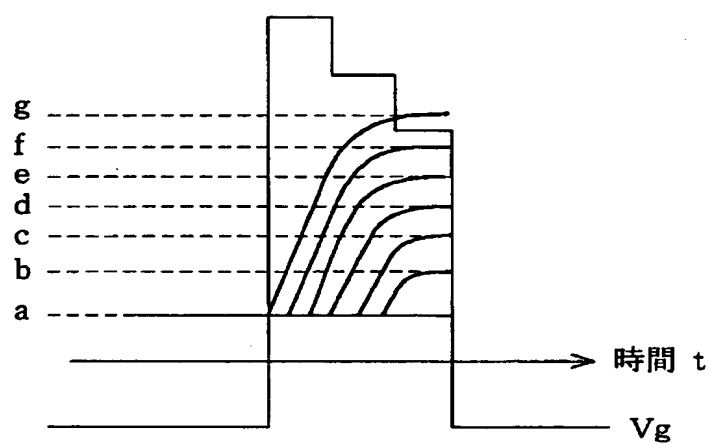
【図 31】



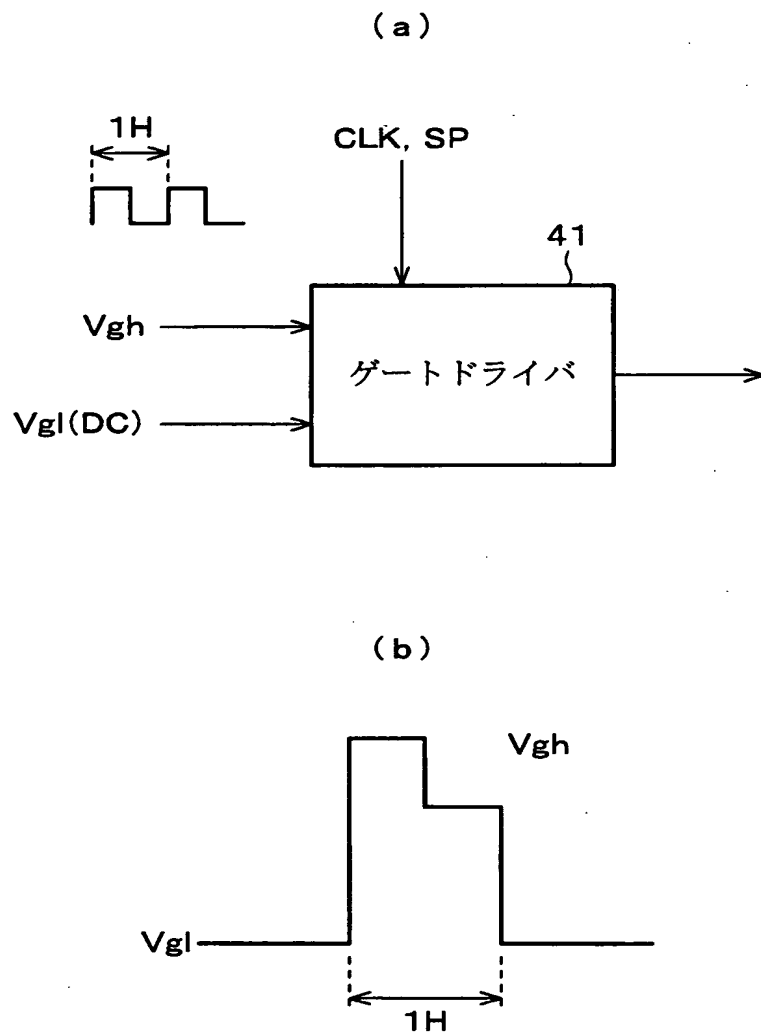
【図 3 2】



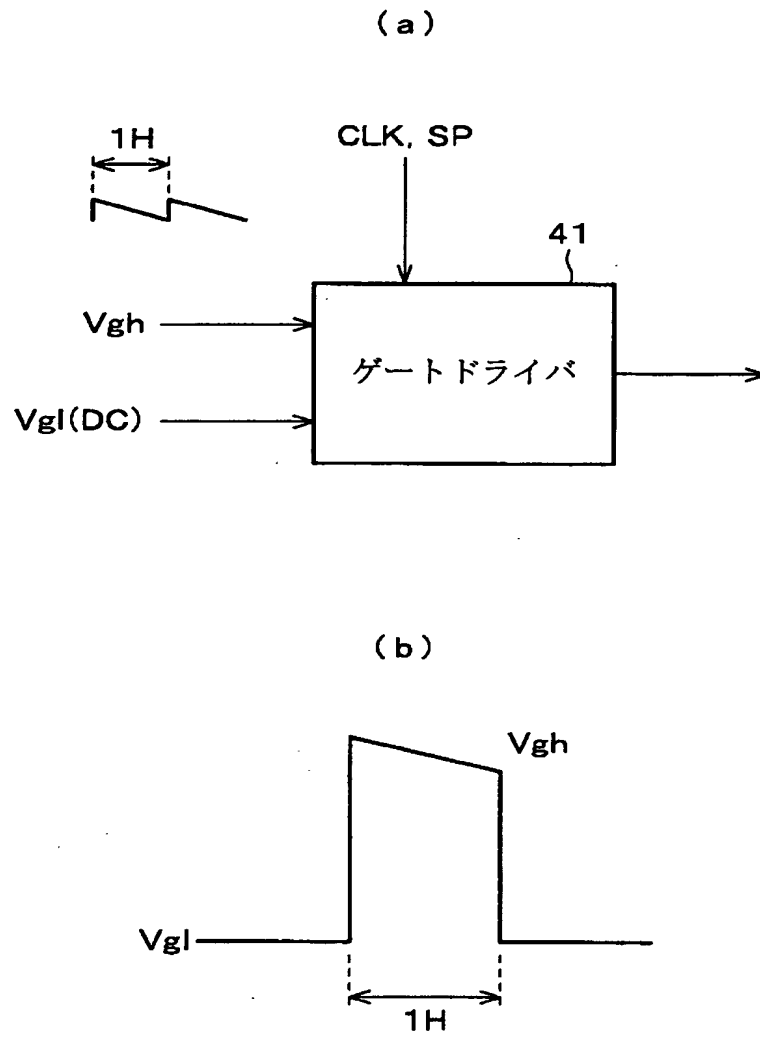
【図 3 3】



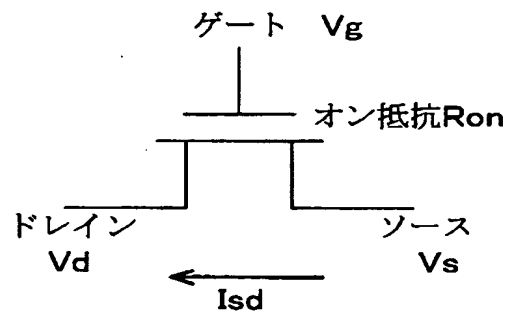
【図 3 4】



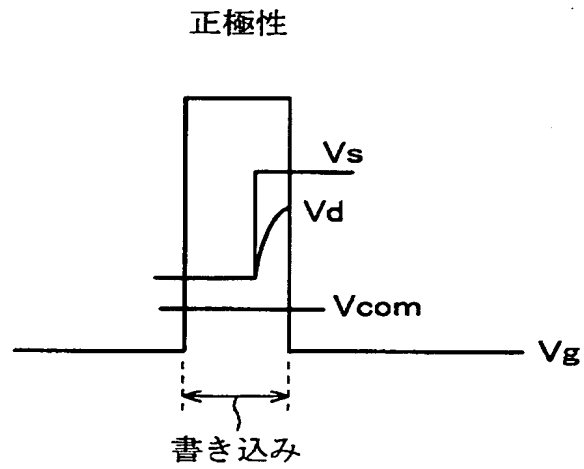
【図 3 5】



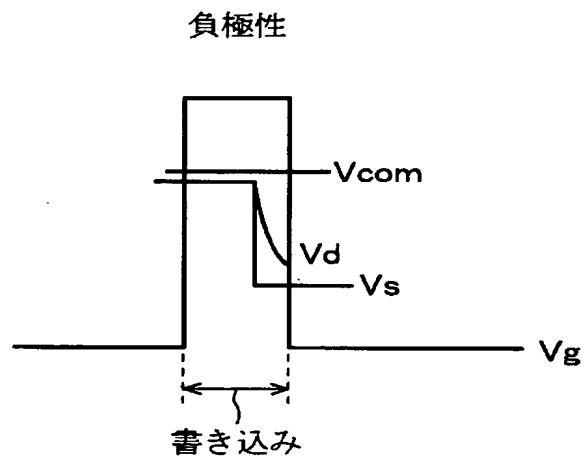
【図 3 6】



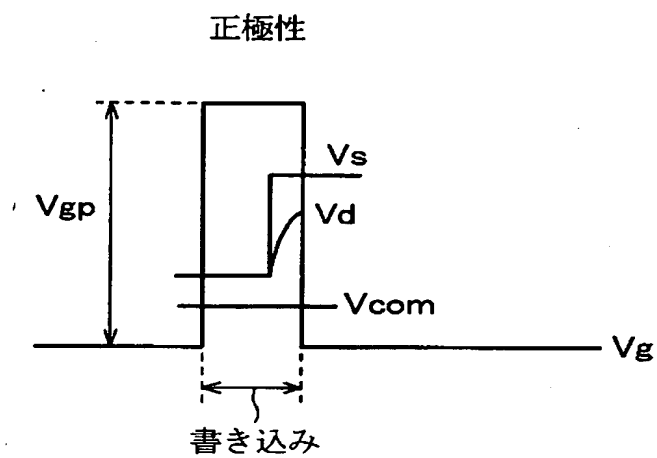
【図 3 7】



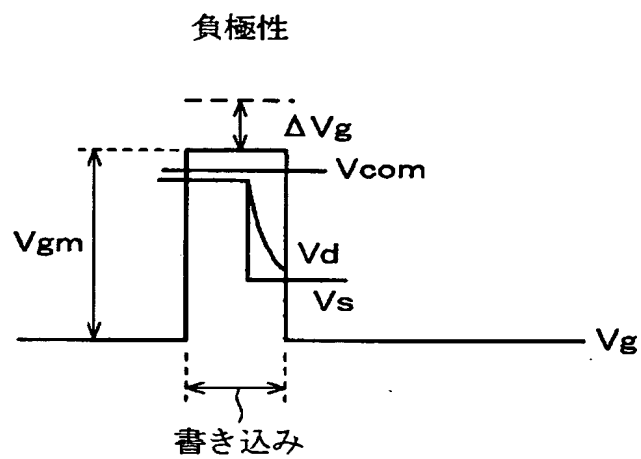
【図 3 8】



【図 39】

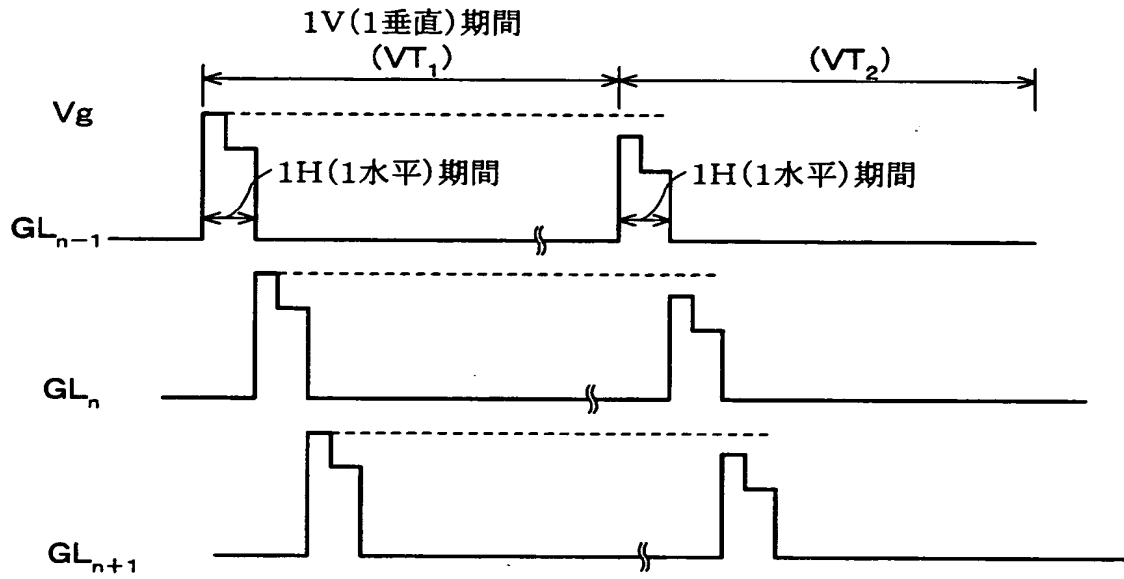


【図 40】



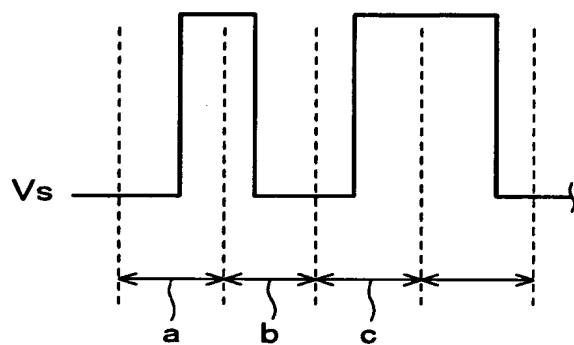


【図 4 1】

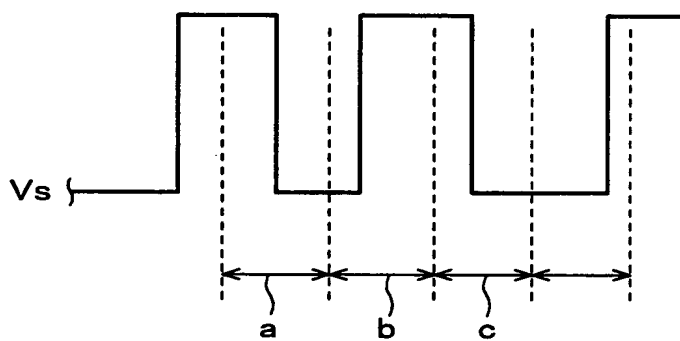


【図 4 2】

(a)

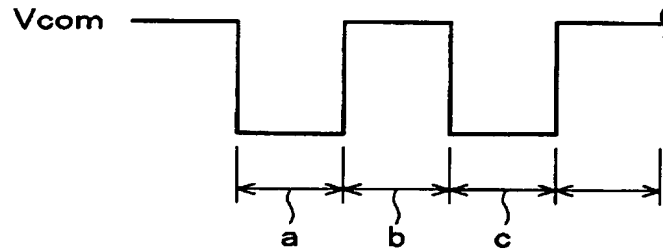


(b)

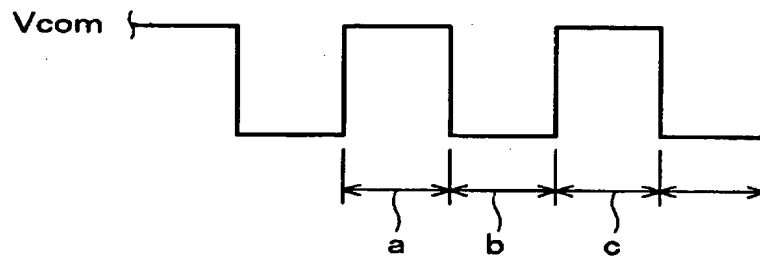


【図 4 3】

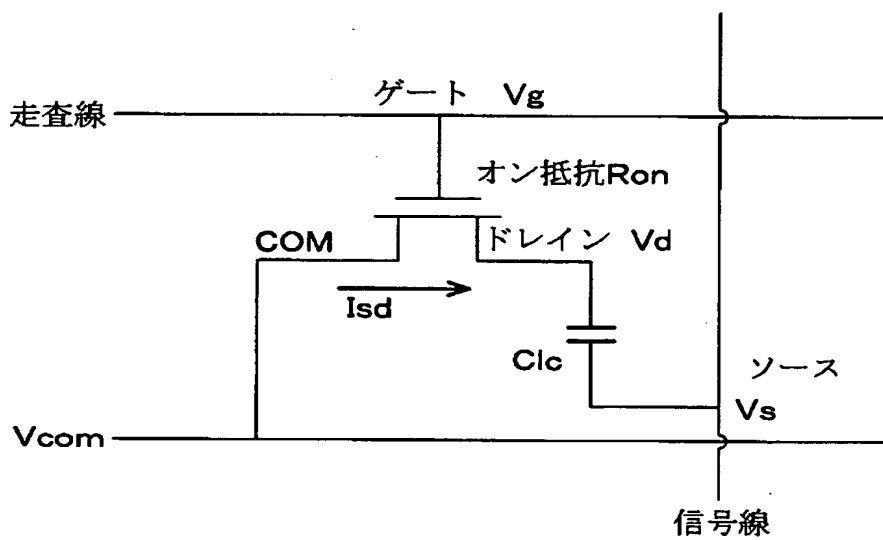
(a)



(b)

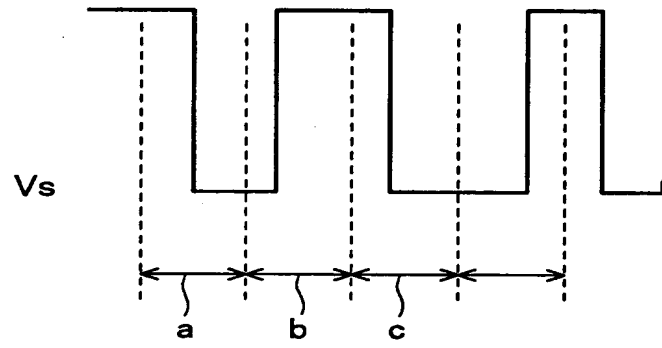


【図 4 4】

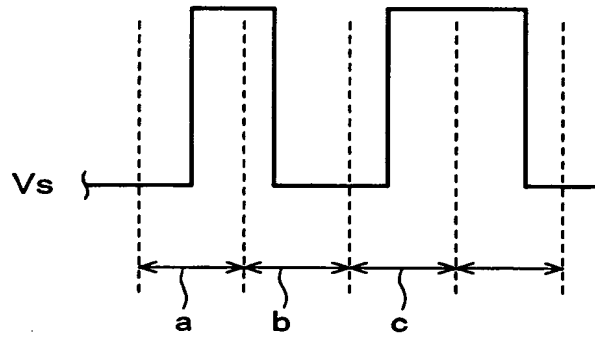


【図 45】

(a)

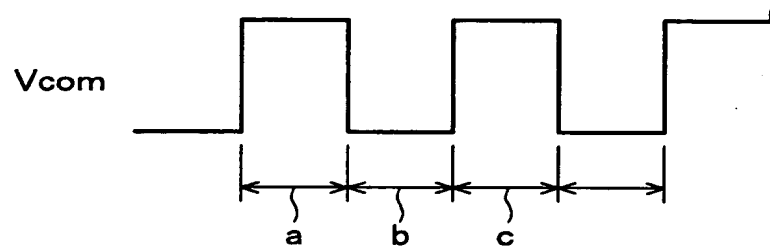


(b)

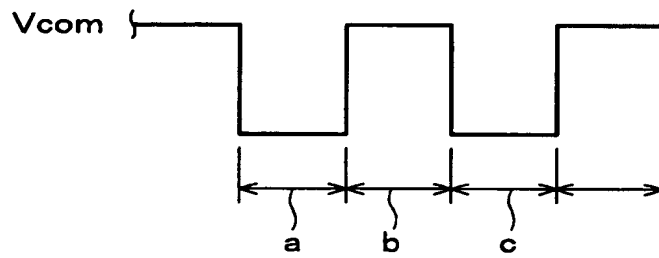


【図 4 6】

(a)

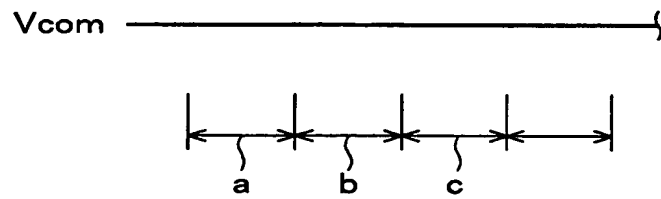


(b)

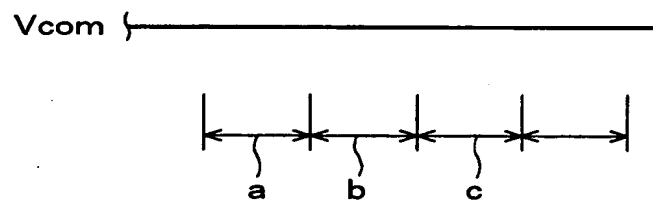


【図 4 7】

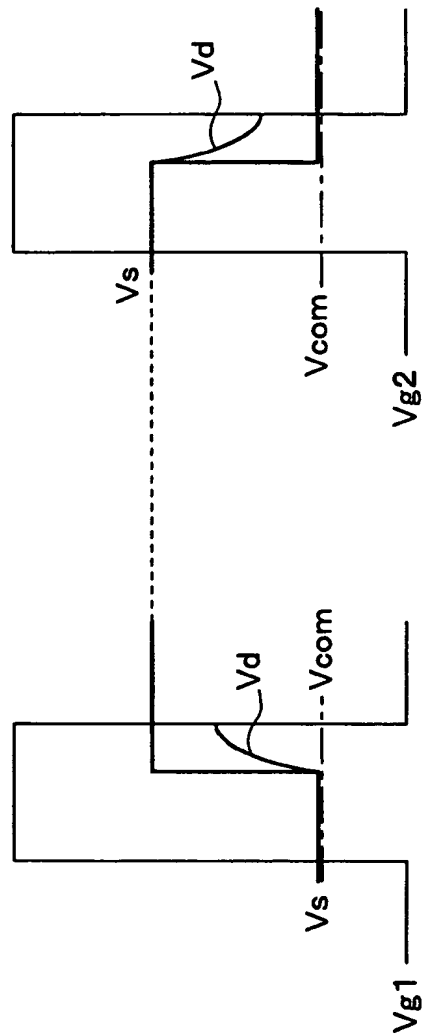
(a)



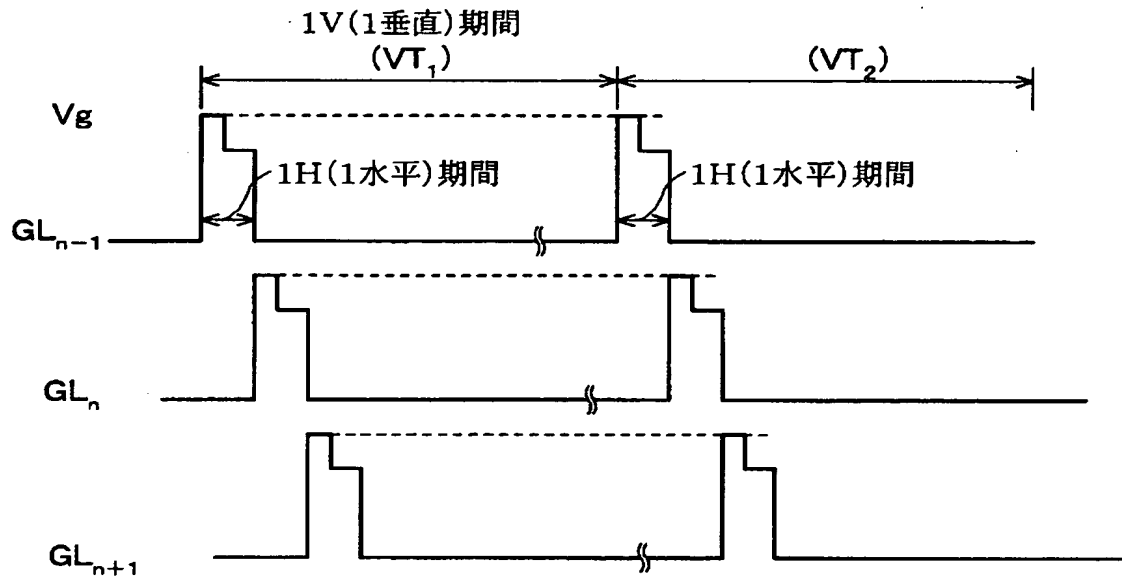
(b)



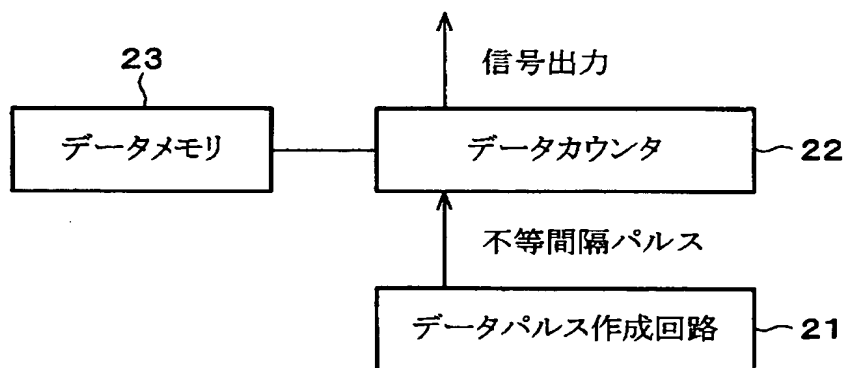
【図 48】



【図 49】

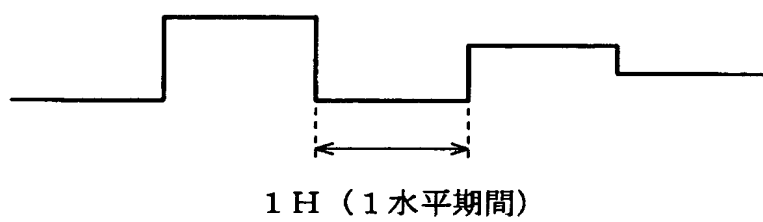


【図 50】

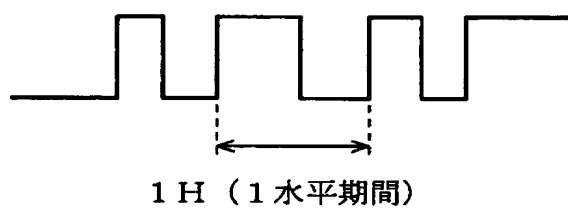




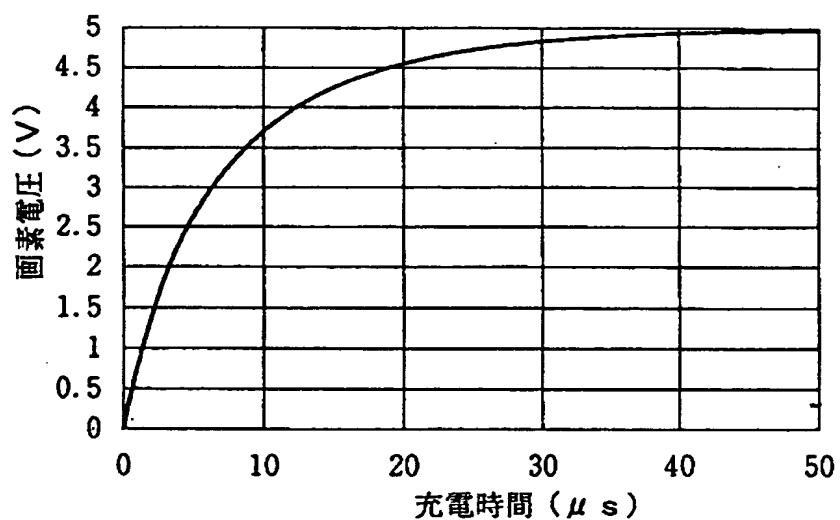
【図 5 1】



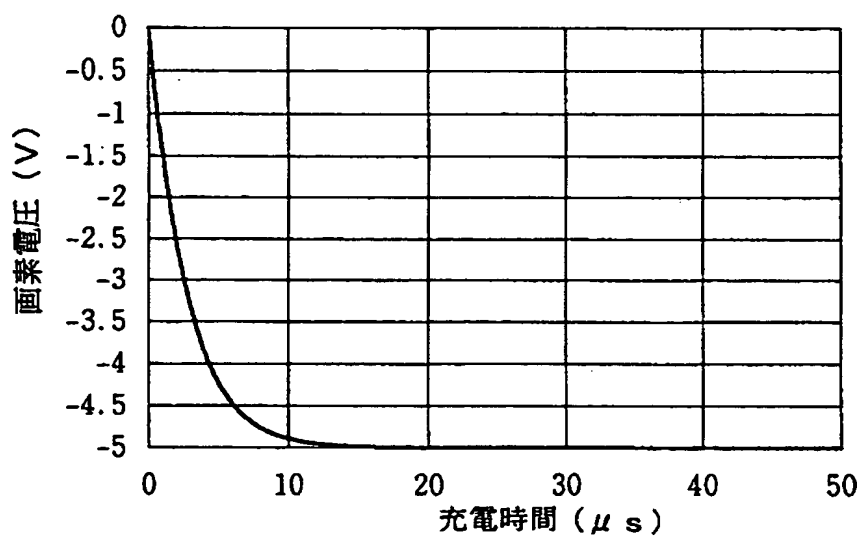
【図 5 2】



【図 5 3】



【図 5 4】



【書類名】 要約書

【要約】

【課題】 パルス幅変調で駆動する画像表示装置において、階調レベルが高いときにパルスの間隔が小さくなりすぎることによる、消費電力の増加や、温度等の外的要因もしくはドライバと配線とにおける信号遅延による階調レベルの変化を防ぐ。

【解決手段】 信号線に供給される電圧に満たない電圧を画素電極に書き込む。また、信号線と走査線との波形の位相をずらすことで階調を表示し、かつ、信号線方向の画素の極性を1つおきに反転させる。

【選択図】 図1

特2001-071080

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号

氏 名 シャープ株式会社